

[19]中华人民共和国国家知识产权局

[51]Int. Cl⁷

H04B 7/005

H04Q 7/20 H03M 13/51

[12] 发明专利申请公开说明书

[21] 申请号 99107602.8

[43]公开日 2000 年 2 月 2 日

[11]公开号 CN 1243363A

[22]申请日 1999.3.23 [21]申请号 99107602.8

[30]优先权

[32]1998.3.23 [33]JP [31]74622/98

[32]1998.3.23 [33]JP [31]74624/98

[71]申请人 索尼公司

地址 日本东京都

[72]发明人 岛山泉 小宫光三

[74]专利代理机构 中国专利代理(香港)有限公司

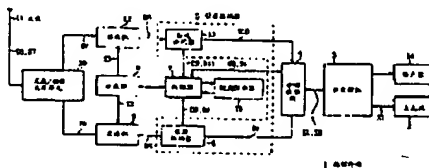
代理人 荣本生 张志醒

权利要求书 3 页 说明书 34 页 附图页数 16 页

[54]发明名称 发送速率估算设备和发送速率估算方法

[57]摘要

一种发送速率估算方法,利用接收数据按预定格式产生数据,利用各个发送速率重复发送第一数据,检测第一不匹配极性信息位数,选择最可能极性信息位,产生包括所选择的极性信息位的数据。维特比解码每个发送速率的极性信息位产生解码的数据,检测最可能路径度量值,并检测第二不匹配比特数。按照预定比率校正每个发送速率检测的不匹配极性信息位的第一数、路径度量值和第二不匹配极性信息位中的信息量,估算发送速率。



ISSN 1008-4274

权利要求书

1. 一种发送速率估算设备，用于卷积编码待按多个不同的发送速率中所期望的发送速率发送的数据，接收通过对如此获得的编码数据执行发送处理而发送的数据，使得重复按照所述发送速率的重复次数，和估算所述接收数据的发送速率，所述发送速率估算设备包括：

接收机，用于按预定格式从所述接收数据中产生第一数据和按顺序逐一地利用所述发送速率重复发送所述第一数据；

第一不匹配比特数检测器，用于顺续地将对应于所述第一数据的极性信息比特与每个其它发送速率的极性信息比特比较，所述极性信息比特具有比所述重复次数大于1的比特数，检测不匹配信息比特的第一数，并用于从具有比所述重复次数大于1的极性信息比特中选择最可能的信息比特，产生包括所选择的极性信息比特的第二数据；

最大似然率检测器，用于维持比解码所述每个发送速率的所述第二数据，产生解码数据，和通过维特比解码检测最可能路径度量值；

第二不匹配比特数检测器，用于将每个发送速率产生的所述第二数据的所述极性信息比特与由卷积编码相应的所述解码数据产生的编码数据的极性信息比特比较，以便检测不匹配极性信息比特的第二数；和

发送速率估算电路，用于按照基于所述相应发送速率的预定比率，校正在对每个发送速率所检测的所述第一不匹配极性信息比特、所述路径度量值和所述第二不匹配极性信息比特数中的信息量，并基于校正的所述第一不匹配极性信息比特、所述路径度量值和所述第二不匹配极性信息比特数，估算对所述接收数据执行所述的发送处理中的发送速率。

2. 按照权利要求1的发送速率估算设备，还包括：

差错检测器，根据加到要发送的所述数据的检错码，检测在通过按所述各个发送速率中的一个特定速率进行所述维特比解码产生的所述解码数据中的差错，该数据经受所述特定发送速率的所述发送处理，其中，

所述发送速率估算电路，基于所述不匹配极性信息比特的第一数、所述路径度量值和所述不匹配极性信息比特的第二数的经校正的版本以及由所述差错检测器产生的差错检测结果，估算对所述接收数据进行的所述发送处理的所述发送速

99-00-00

通过附加尾比特到待发送的数据上和卷积编码该数据来产生所述发送的数

4. 按照权利要求3 的发送速率估算设备, 还包括:

基于所述不匹配极性信息比特的第一数、所述路径度量值、所述不匹配极性信息比特的第二数的经校正的版本, 所述码间距离, 以及由所述差错检测器产生的差错检测结果, 所述发送速率估算电路估算曾对所述接收数据执行发送处理的所述发送速率。

按预定格式从所述接收数据中产生第一数据并按顺序逐一地利用所述发送数据速率重复发送所述第一数据的接收步骤:

30 维特比解码检测最可能路径度量值的最大似然率检测步骤:

说明书

发送速率估算设备和发送速率估算方法

5 本发明涉及一种发送速率估算设备和一种发送速率估算方法，和更具体地适合应用到数字便携电话系统的通信终端。

近年来，一种用于构成数字便携电话系统的基站和各个通信终端的无线连接方案，即一种称为码分多址（CDMA）的方案已被公知。

CDMA 方案已经由电信工业协会（TIA）标准化为 IS-95 标准。这个标准规定
10 一种类型的发送速率（例如，约 19200pbs）被使用于基站和通信终端之间的无线电间隔（下文称为“无线发送速率”），并在多种发送速率（下文称为“发送处理速率”）（例如，4 种类型：约 9600 pbs、约 4800 pbs、约 2400 pbs 和约 1200 pbs）之中，这些速率是无线发送速率的 $1/n$ （ n 是一个任意整数），按照特定信道质量、数据质量等选择一个适合的发送处理速率用在该通信终端的数据发送处
15 理之中。

在应用 CDMA 方案的便携电话系统的通信终端的数据传输期间，使用不同的发送处理速率导致不同的数据量，使得对于不同的发送处理速率执行不同的发送处理，以变换在相应的发送处理速率上的数据为具有明显相同数据量的数据，从而使被变换的数据可以在单一的无线传输速率上进行传输。

20 为此，当该通信终端通过一个基站接收从另外的通信终端发送的数据时，该通信终端需要在一个与已经被用于执行发送处理的发送处理速率相同的发送速率（下文称为“接收处理速率”）上对所接收的数据执行处理（下文称为“接收处理”）。

但是，上述通信终端发送的数据没有代表诸如在发送处理中发送处理速率的
25 信息的发送处理的内容的附加信息。因此，期望在接收侧的通信终端对所接收的数据以这样的方式执行接收处理，即按等于所有发送处理速率的所有可能的接收处理速率的每一种速率来进行处理，上述所有发送处理速率已经被设置用于发送处理，从以各个接收处理速率的接收处理得到的数据估算发送处理速率，和选择通过以各个接收处理数据速率进行的接收处理产生的数据，该接收处理数据速率
30 等于所估算的发送处理速率。

实际上，期望按照 CDMA 方式的通信终端增加例如一个循环冗余校验（CRC）码到待发送的数据上作为差错检测码，在发送处理中发送产生的数据，而且基于对接收数据的差错检测结果估算发送处理速率。

但是，一般 CRC 码仅加到以较高的发送处理速率（例如，约 9600b/s 或约 4800b/s）的待发送的数据上。因此，当通信终端接收以低于上述发送处理速率（例如，约 2400b/s 或约 1200b/s）的发送处理速率所发送的数据时，该通信终端迁到一个问题，即估算按照约 2400b/s 或约 1200b/s 这样的发送处理速率是非常困难的。

另外，因为在发送处理的发送之前，通信终端卷积编码待发送的数据，并对接收处理 1 的接收数据进行维特比解码，所以期望基于最可能的路径度量值（代表由按数字值解码产生的数据序列的似然性的值）估算由维特比解码产生的数据顺序的发送处理速率。

还期望，在上述通信终端中在接收处理期间，将经受维特比解码前的数据与通过对根据相应的极性信息比特（“0”或“1”）的维持比解码产生的数据进行卷积编码的产生的数据进行比较，以便估算不匹配的极性信息比特的数目，这就是在维特比解码数据中出现差错的数目，并基于使估算的差错的数目（下文称为“估算的差错数目”）估算发送处理速率。

但是，在这种情况下，如果在维特比解码期间出现比较大的差错数目，对于由维特比解码产生的数据序列的最可能的路径度量值可能具有大约相同的值，而与接收处理速率无关，并且所估算的差错数目可能也呈现相同的值，这样就意味着一个问题，即仅依靠最可能的路径度量值和估算的差错数目的估算可能导致估算出一个错误的发送处理速率。

鉴于上述原因，本发明的目的是提供一种发送速率估算设备和发送速率估算方法，此设备和方法能够改善发送速率的精度。

本发明的上述目的和其它目的已经通过一种发送速率估算设备予以实现了，该设备包括：接收装置，用于按照预定格式从接收的数据中产生第一数据并按次序逐个速率地利用各发送速率重复发送该第一数据；第一不匹配比特数目检测装置，用于将对应于所述第一数据的极性信息比特与每个其它发送速率的顺序地进行比较，其中极性信息比特具有比重重复次数大于 1 的数目，检测不匹配极性信息比特的第一数目，并用于从具有比重重复次数大于 1 的数目的极性信息比特中

选择最可能的极性信息比特，产生包括所选择的极性信息比特的第二数据；最大似然率检测装置，用于维持比解码每个发送速率的第二数据以产生解码数据，和用于通过维持比解码检测最可能的路径度量值；第二不匹配比特数目检测装置，用于将每个发送速率产生的第二数据的极性信息比特与对应的利用卷积编码对应的解码数据产生的编码数据的相应极性信息比特进行比较，以检测不匹配极性信息比特的第二数目；和发送速率估算装置，用于按照基于对应的各个发送速率的预定比率校正对每个发送速率检测的不匹配极性信息比特的第一数目、路径度量值和不匹配极性信息比特的第二数目中的信息量，和用于基于被校正的不匹配的极性信息比特的第一数目、路径度量值、和不匹配的极性信息比特的第二数目的校正版本，估算对接收数据所执行的发送处理中的发送速率。

结果，发送速率可以被估算，同时确定是否维持比解码已经被正确地执行，降低了对用于发送处理中的发送速率估算结果的差错。

当结合附图阅读本说明书时从下面的详细描述中本发明的特性、原理和实用性将变得更加明显，在附图中相同的部件由相同的标号或者字符表示。

在各个附图中：

图 1 是表示按照本发明的一个实施例的通信终端的电路组态的方框图；

图 2 是表示一个信道编解码器的电路组态的方框图；

图 3 是用于说明在信道编解码器发送处理的方框图；

图 4 是用于说明在信道编解码器发送处理的一个表；

图 5 是用于说明在信道编解码器接收处理的方框图；

图 6 是表示数据相加处理电路的电路组态的方框图；

图 7 是用于说明输入到数据相加处理单元的第一软确定数据的一个表；

图 8 是用于说明已经经受极性确定的第一软确定数据的一个表；

图 9 是表示维持比解码器的电路组态的方框图；

图 10 是用于说明在维持比解码器中的第二软确定数据的一个表；

图 11 是说明数据差错数目估算电路的电路组态的方框图；

图 12 是说明卷积编码器的电路组态的方框图；

图 13 是说明由状态数和码间距离构成的数据表的一个表；

图 14 是用于说明在发送处理速率的估算中所用的各种参数变量的一个表；

图 15-19 是说明一个发送处理速率估算处理程序的流程图。

下面将参照各附图描述本发明的各优选实施例。

在图 1 中，应用本发明的通信终端一般由标号 1 表示。在电话通信期间由麦克风 2 收集的用户语音被变换为发送到收发信机 3 的音频信号 S1。音频信号 S1 被收发信机 3 根据不同接口进行变换，和发送到音频编译码器 4。

5 音频编译码器 4 检测一个具体信道的质量、音频信号 S1 的质量等等，和而后基于得到的检测结果从 4 个预先设置的发送处理速率中，例如，约 9600b/s、约 4800b/s、约 2400b/s 和约 1200b/s 选择出一个，使得对于音频信号 S1 的发送处理速率被转换到所选择的一个速率上。

然后，每当音频编译码器 4 选择一个发送处理速率用于转换，该音频编译码器 4 就在所选择的发送处理速率上数字化音频信号 S1，和发送得到的音频数据 D1 到信道编译码器 5 的信道编码器 6。

另外，每当音频编译码器 4 选择一个发送处理速率用于转换，该音频编译码器 4 就产生指示所选择发送处理速率的速率信息 D2，该信息被发送到控制器 7。

15 控制器 7 按照在速率信息 D2 的基础上得到的发送处理速率产生控制数据 D3，和发送这个控制数据 D3 到信道编码器 6，从而控制信道编码器 6 按照顺序选择的各发送处理速率执行发送处理。

信道编码器 6 在控制器 7 的控制下增加从控制器 7 馈送的通信控制数据 D4 到音频数据 D1 上，以便卷积编码音频数据 D1，和变换产生的数据为按一种预定格式的被变换数据 D5，然后该数据被发送到发射机 8。

20 提供来自合成器 9 的用于控制发射频率的频率控制信号 S2 的发射机 8 基于频率控制信号 S2 按一种预定格式调制被变换数据 D5，和通过发送/接收共享单元 10 和天线 11 以脉冲串方式（例如，按约 20ms 一个周期），例如以约 19200b/s 的无线发送速率发送产生的传输数据 D6 到基站（未示出）。

在这个事件中，基站（未示出）还以脉冲串方式按约 19200b/s 的无线发送速率发射由另外一个通信终端（未示出）通过按约 9600b/s、约 4800b/s、约 2400b/s 或约 1200b/s 的发送处理速率的发送处理产生的类似发送数据 D6 的数据。通信终端 1 利用接收机 12 顺序通过天线 11 和发送/接收共享单元 10 接收从基站发射的这个数据 D7（下文称为“接收数据”）。

30 从合成器 9 提供用于控制接收频率的频率控制信号 S3 的接收机 12 基于按预定格式的频率控制信号 S3 解调接收数据 D7，和发送产生的解调数据 D8 到信道解

5 解调的数据 D8。

个类型的解码数据。

10

15

被变换的音频信号 S5 到扬声器 14，扬声器基于音频信号 S5 输出语音。

20

制发射频率和接收频率。

25

于从控制器 7 提供的控制数据 D3 进入第二发送处理模式, 按照约 4800b/s 的发送

Abstract

5

在第一发送处理模式中, CRC 发生器 20 增加从控制器 7 提供的通信控制数据 D4 到从音频编译器 4 提供的按约 9600b/s 的发送处理速率的音频数据 D1 上, 产生具有总数 172 比特的原有数据, 和通过从所产生的原有数据中利用下列方程

10

$$G_1(X) = X^{12} + X^{11} + X^{10} + X^9 + X^8 + X^4 + X + 1 \quad \dots (1)$$

15

在第二发送模式中, CRC 发生器 20 增加从控制器 7 提供的通信控制数据 D4 到从音频编译码器 4 提供的按约 4800b/s 的发送处理速率的音频数据 D1 上, 产生具有总数 80 比特的原有数据, 和利用下列方程 (2) 表示的多项式发生器 G2 (X) 从所产生的原有数据中产生 8 比特 CRC 码

$$G_2(X) = X^6 + X^7 + X^4 + X^3 + X + 1 \quad \cdots (2)$$

接下来, CRC 发生器 20 增加 CRC 码到原有数据上产生 88 比特的数据。

25

在第三发送模式中，CRC 发生器 20 增加从控制器 7 提供的通信控制数据 D4 到按约 2400b/s 的发送处理速率的音频数据 D1 上，产生具有总数 40 比特的原有数据，和还增加包含全 0 的 8 比特尾比特到 40 比特的数据上，产生 48 比特增加码的数据 D17，然后该数据被发送到维特比解码器 21。

30

到从音频编译码器 4 提供的按约 1200b/s 的发送处理速率的音频数据 D1 上, 产生具有总数 16 比特的原有数据, 和还增加具有数据量等于包含全 0 的 8 比特的尾比特到原有数据上, 因此产生 24 比特增加码的数据 D18, 然后该数据被发送到维特比解码器 21。

- 5 卷积编码器 21 基于预置的有约束长度 k (在这个实施例中设置为 9) 和编码比 R (在这个实施例中设置为 $1/2$) 卷积编码来自初始值等于“0”的增加码的数据 D15 到 D18, 每当增加码的数据 D15 到 D18 被提供到该编码器, 就发送产生的已编码数据 D19 到 D22 到数据重发器 22。

- 10 实际上, 卷积编码器 21 在第一发送处理模式中产生含有来自 192 比特增加码的数据 D15 按约 9600b/s 的发送处理速率的 384 码元的已编码数据 D19; 和在第二发送处理模式中产生含有来自 96 比特增加码的数据 D16 按约 4800b/s 的发送处理速率的 192 码元的已编码数据 D20。

- 15 另外, 卷积编码器 21 在第三发送处理模式中产生含有来自 48 比特增加码的数据 D17 按约 2400b/s 的发送处理速率的 96 码元的已编码数据 D21; 和在第四发送处理模式中产生含有来自 24 比特增加码的数据 D18 按约 1200b/s 的发送处理速率的 48 码元的已编码数据 D22。

- 20 数据重发器 22 具有对第一到第四送处理模式的每一个的预先设置的重复数。具体地, 在第一发送处理模式中, 数据重发器 22 发送按约 9600b/s 的发送处理速率的 384 码元的已编码数据 D19, 当该数据到达交错器 23 时作为没有重复的被重发的数据 D23。在第二发送处理模式中, 数据重发器 22 连续地按约 4800b/s 的发送处理速率对来自 192 码元的已编码数据 D20 的每一个码元重发一次数据(换言之, 相同数据连续安排两次发送), 产生 384 个码元的重发数据 D24, 该数据被发送到交错器 23。

- 25 同样, 在第三发送处理模式中, 数据重发器 22 连续按约 2400b/s 的发送处理速率对来自 96 码元的已编码数据 D21 的每一个码元重发三次数据(换言之, 相同数据连续安排 4 次发送), 产生 384 个码元的重发数据 D25, 该数据被发送到交错器 23。在第四发送处理模式中, 数据重发器 22 连续按约 1200b/s 的发送处理速率对来自 48 码元的已编码数据 D22 的每一个码元重发 7 次数据(换言之, 相同数据连续安排 8 次发送), 产生 384 个码元的重发数据 D26, 该数据被发送到
30 交错器 23。

另外，当提供按约 4800b/s 的接收处理速率的第一软确定数据 D28 时，数据相加处理单元 26 从第一软确定数据 D28 产生具有 192 码元的第二软确定数据 D30

5 和发送第二软确定数据 D30 到维特比解码器 27，和还顺序地从所提供的第二软确定数据 D28 的首端比较每两个码元的极性信息比特，和发送得到的比较结果到数据速率估算器 28 作为极性比较数据 D33A。

另外，当提供按约 2400b/s 的接收处理速率的第一软确定数据 D28 时，数据相加处理单元 26 从第一软确定数据 D28 产生具有 96 码元的第二软确定数据 D31

10 和发送第二软确定数据 D31 到维特比解码器 27，和还顺序地从所提供的第二软确定数据 D28 的首端比较每 4 个码元的极性信息比特，和发送得到的比较结果到数据速率估算器 28 作为极性比较数据 D33B。

另外，当提供按约 1200b/s 的接收处理速率的第一软确定数据 D28 时，数据相加处理单元 26 从第一软确定数据 D28 产生具有 48 码元的第二软确定数据 D32

15 和发送第二软确定数据 D32 到维特比解码器 27，和还顺序地从所提供的第二软确定数据 D28 的首端比较每 8 个码元的极性信息比特，和发送得到的比较结果到数据速率估算器 28 作为极性比较数据 D33C。

维特比解码器 27 利用具有限制长度 k 设置为 9 和编码率 R 设置为 $1/2$ 的维特比算法对第二软确定数据 D29 到 D32 执行最相似解码，和发送第一到第四的四种类型的解码数据 D35 到 D38（具有包含尾比特的）到差错检测器 29。

20 具体地，维特比解码器 27 按约 9600b/s 接收处理速率具有 384 码元的第二软确定的数据 D29 中产生 184 比特的第一解码的数据 D35；产生来自按约 4800b/s 接收处理速率具有 192 码元的第二软确定的数据 D30 的 88 比特的第二解码的数据 D36；产生来自按约 2400b/s 接收处理速率具有 96 码元的第二软确定的数据 D31

25 的 40 比特的第三解码的数据 D37；产生来自按约 1200b/s 接收处理速率具有 48 码元的第二软确定的数据 D32 的 16 比特的第四解码的数据 D38。

在这个事件中，维特比解码器 27 还馈送给数据速率估算器 28 以最相似路径度量值和估算的差错数量分别作为最相似路径度量值数据 D39A 到 D39D 和作为所估算的差错数量数据 D40A 到 D40D，通过按 4 个不同接收处理速率对第二软确定

30 数据 D29 到 D32 的解码处理产生此最大相似路径度量值与估算的差错数。

差错检测器 29 还利用上述公式 (2) 所示的多项式发生器 $G2(x)$ 在按约 4800b/s 的接收处理速率在第二被解码的数据 D36 中检测可能的差错, 和发送一个检测结果到数据速率估算器 28, 作为差错检测数据 D42B。差错检测器 29 还从第二解码 D36 中去掉被估算过的已经加上的 CRC 码的数据部分, 产生 80 比特第一原有数据 D45, 该数据被发送到数据选择器 30。

差错检测器 29 还发送按约 2400b/s 的接收处理速率的第三解码数据 D37 和按约 1200b/s 的接收处理速率的第四解码数据 D38, 它们被发送到数据选择器 30, 作为第三和第四原有数据 D46 和 D47。

这里, 数据速率估算器 28 基于极性比较数据 D33A 到 D33C、最相似路径度量值数据 D39A 到 D39D、估算的差错数量 D40A 到 D40D 和差错检测数据 D42A 和 D42B, 估算对于发送处理时间的解调数据 D8 的 348 码元的发送处理速率, 产生 4 种不同的对 384 码元解调的数据 D8 的接收处理。

数据速率估算器 28 也基于极性比较数据 D33A 到 D33C、最相似路径度量值数据 D39A 到 D39D、估算的差错数量 D40A 到 D40D 和差错检测数据 D42A 和 D42B, 估算是否在从按接收处理速率等于所估算的发送处理速率进行的接收处理中产生的第一原有数据 D44、第二原有数据 D45、第三原有数据 D46 或第四原有数据 D47 发生任何差错。

然后, 当基于确定在第一原有数据 D44、第二原有数据 D45、第三原有数据 D46 或第四原有数据 D47 没有发生差错的估算结果时, 数据速率估算器 28 向控制器 7 发送指示成功接收处理的处理成功数据 D50。相反, 当基于确定在第一原有数据 D44、第二原有数据 D45、第三原有数据 D46 或第四原有数据 D47 发生差错的估算结果时, 数据速率估算器 28 向控制器 7 发送指示出故障的接收处理的处理故障数据 D51。

10

理速率进行接收处理产生的第一原有数据 D44、第二原有数据 D45、第三原有数据 D46 或第四原有数据 D47。然后，数据选择器 30 向音频编译码器 4 发送构成所选择的第一原有数据 D44、第二原有数据 D45、第三原有数据 D46 或第四原有数据 D47 音频数据 D10，和发送通信控制数据 D11 到控制器 7。

5 另外, 当接收到处理成功数据 D50 时, 控制器 7 发送控制数据 S4 到音频编
译码器 4, 按等估算的发送处理速率处理第一原有数据 D44、第二原有数据 D45、
第三原有数据 D46 或第四原有数据 D47。相反, 当接收到处理失败数据 D51 时,
控制器 7 发送控制信号 S4B 到音频编译码器 4, 例如, 仅对第一原有数据 D44、第
二原有数据 D45、第三原有数据 D46 或第四原有数据 D47 停止进行处理 (即防止
10 音频编译码器 4 将数据提供给收发信机 3)。

在这个事件中,当估算的发送处理速率为约 1200b/s 时,对应的第四原有数据 D47 经常被抑制。因此,控制器 7 迫使音频编译码器 4 再次进行处理和发送过去的第四原有数据 D47 代替目前的第四原有数据 D47 或对处理第四原有数据 D47 的时间周期进行静音,因此防止在电话通信期间所发生的噪声。

15 另外一种方案，当接收到处理失败数据 D51 时，控制器 7 可以发送应该重新发送请求信号 S10 到去交错器 25，按照要求迫使去交错器 25 重新发送包含在故障接收处理的第一软确定数据 D28。

实际上,如图6、7和8所示,在数据增加处理单元26中,从去交错器25输出的第一软确定数据D28被提供到极性确定单元33。

在这个事件中，如图 7 所示，第一软确定数据 D28 含有各个码元（384），各码元的每一个含有 4 比特的数据（从比特 0 到比特 3），其中该 4 比特的数据的最高有效位指示极性信息“0”或“1”和指示这个极性信息的可靠性的较低的 3 个比特（比特 2 到比特 0）。更具体地，如果例如无线段等的信道质量相对高，则相关的 4 比特数据指示高可靠性（高）状态，因为在数据中可能出现差错的概率相对低。相反，如果信道质量相对低，则 4 比特数据指示低可靠性（低）状态，因为在数据中可能出现差错的概率相对高。

更具体地，在第一软确定数据 D28 中，当极性信息比特是“0”时，则较低的 3 个比特“111”指示最高的可靠性“高”，和较低的 3 个比特“000”指示最低的可靠性（低）。相反，当极性信息比特是“1”时，较低的 3 个比特“000”指示最高的可靠性（高），和较低的 3 个比特“111”指示最低的可靠性“低”。

然后，当按约 9600b/s 的接收处理速率提供第一软确定数据 D28 时，极性确定单元 33（图 6）顺序地对每个码元的每个数据发送这个第一软确定数据 D28 到数据比较器 34 和作为信息数据到加法器/减法器 35。

在这种情况下，数据比较器 34 锁存信息数据 D33 的最高有效比特的极性信息，和发送极性信息比特到维特比解码器 27 作为极性信息 D53A。加法器/减法器 35 又锁存信息数据 D53A 的较低的 3 个比特的可靠性比特和发送可靠性信息到维特比解码器作为可靠性信息数据 D53B。以这种方式，数据增加处理单元 26 按约 9600b/s 的接收处理速率发送第一软确定数据 D28 到维特比解码器 27，作为第二软确定数据 D29。

当极性确定单元 33 利用约按 4800b/s、约按 2400b/s 和约按 1200b/s 的接收处理速率提供第一软确定数据 D28 时，极性确定单元 33 确定在第一软确定数据 D28 中的每个码元的数据的极性信息数据是否是“0”，还是“1”，和基于该确定的结果，当极性信息是“1”（即，从“0”到“1”或从“1”到“0”）时，反相在对应码元的数据中较低的 3 个比特（可靠性信息）。相反，基于该确定的结果，当极性信息是“0”，极性确定单元 33 则不反相对应码元的数据中较低的 3 个比特。然后，极性确定单元 33 顺序地输出按照对于一个码元的每个数据所产生的第一软确定数据，作为信息数据。

实际上，当按约 4800b/s 的接收处理速率提供第一软确定数据 D28 时，极性确定单元 33 为第一软确定数据 D28 确定极性信息比特是“0”还是“1”，和如果需要，则反相可靠性信息（下文称为“反相处理”）。然后，极性确定单元 33 按从产生的第一软确定数据的首端的每个奇数位置确定在一个码元中的数据，构成在发送处理期间进行重复的基本数据，和顺序地发送对于按奇数位置的一个码元的数据到数据保持电路 36，作为基本信息数据 D54A。另外，极性确定单元 33 确定按从首端偶数位置的一个码元的数据，作为在发送处理期间进行重复的数据，和顺序地发送按偶数位置的一个码元的数据到数据比较器 34 和到加法器/减法器 35，作为被重复的信息数据 D54B。

当按约 2400b/s 的接收处理速率提供第一软确定数据 D28 时，极性确定单元 33 对这个第一软确定数据 D28 执行反相处理，产生第一软确定数据。然后，极性确定单元 33 顺序地发送由以下公式（3）表示的从第一软确定数据的首端的第 n_a 位置上的一个码元的数据到数据保持电路 36，作为基本信息数据 D54A：

$$na=4ma+1$$

$$(ma=0、1、2、3、\dots、95) \quad \dots \quad (3)$$

另外，极性确定单元 33 顺序地将接着每个基本信息数据 D54A 的 3 个码元的数据发送到比较器 34 和加法器/减法器 35，作为被重发的信息数据 D54B。

- 5 另外，当按约 1200b/s 的接收处理速率提供第一软确定数据 D28 时，极性确定单元 33 对第一软确定数据 D28 执行反相处理，产生第一软确定数据。然后，极性确定单元 33 顺序地发送由以下公式 (4) 表示的从第一软确定数据的首端的第 nb 位置上的一个码元的数据到数据保持电路 36，作为基本信息数据 D54A：

$$nb=8mb+1$$

$$10 \quad (mb=0、1、2、3、\dots、47) \quad \dots \quad (4)$$

另外，极性确定单元 33 顺序地将接着每个基本信息数据 D54A 的 7 个码元的数据发送到比较器 34 和加法器/减法器 35，作为被重发的信息数据 D54B。

- 当紧跟随该保持的基本信息数据 D54A 的第一被重发的信息数据 D54B 被提供到数据比较器 34 和加法器/减法器 35 时，数据保持电路 36 一旦保持基本信息数据 D54A，和发送基本信息数据 D54A 到数据比较器 34 和到加法器/减法器 35。

- 数据比较器 34 比较基本信息数据 D54A 与被重发的信息数据 D54B 的最高有效比特，和还比较它们的较低 3 个比特。当被比较的最高有效比特相一致时，数据比较器 34 输出基本信息数据 D54A 的最高有效比特作为新的指示新的极性信息 (即，从两个数据的极性信息比特获得的应该数据的极性信息比特) 的新的极性信息数据 D55A，和还发送附加控制数据 D56 到加法器/减法器 35，迫使该 基
20 本信息数据 D54A 的较低 3 个比特相加到被重发的信息数据 D54B 的较低 3 个比特上。

- 相反，当被比较的最高有效比特的值不一致时，数据比较器 34 比较相应的基本信息数据 D54A 的和被重发的信息数据 D54B 的较低 3 个比特，和输出所存储的基本信息数据 D54A 或被重发的信息数据 D54B 的最高有效比特的值，该值具有指示较高可靠性的较低的 3 个比特，作为新的极性信息数据 D55A。另外，相对于
25 基本信息数据 D54A 和被重发的信息数据 D54B 的较低的 3 个比特，数据比较器 34 发送减去控制数据 D57 到加法器/减法器 35，迫使它从指示较高可靠性的较低 3 个比特的值中减去指示较低可靠性的较低 3 个比特的值。

- 30 再有，一旦对第一软确定数据 D28 的整个 384 个码元的比较处理被完成，数

据比较器 34 就产生指示不匹配的最高有效比特（即，极性信息比特）的极性比较数据 D33A 到 D33C，这些数据在比较处理期间已经被进行比较（下文称为“不匹配极性数量”），和发送极性比较数据 D33A 到 D33C 到数据速率估算器 28。

5 加法器/减法器 35 基于从数据比较器 34 提供的相加控制数据 D56 或相减控制数据 D57，对基本信息数据 D54A 和重发的信息数据 D54B 的较低的 3 个比特值执行加法操作或者减法操作，从两个数据的可靠性信息产生新的的单一可靠性信息，然后该信息作为新的可靠性信息数据 D55B 被输出。

10 如果加法器/减法器 35 在对具有 384 码元的第一软确定数据 D28 的数据处理期间由相加可靠性信息的相加结果中经历溢出，则加法器/减法器 35 限制被溢出的相加结果到一个预先设置的最大值，使相加的结果被固定。

15 以这种方式，当按约 4800b/s 的接收处理速率提供第一软确定数据 D28 时，数据相加处理单元 26 重发利用数据比较器 34 和加法器/减法器 35 进行处理的以前的数据，从对于两个码元的数据中连续地选择最可能的单一极性信息比特和进而产生对于所选择的极性信息比特的最可能的单一可靠性信息。和发送这个信息到维特比解码器 27，作为新的极性信息数据 D55A 和新的可靠性信息数据 D55B。

从而，从按约 4800b/s 的接收处理速率的具有 384 码元的第一软确定数据 D28，数据相加处理单元 26 产生具有 192 码元的第二软确定数据 D30，该码元的每个构成与之对应的新的极性信息数据 D55A 和新的可靠性信息数据 D55B。

20 当按约 2400b/s 和约 1200b/s 的接收处理速率提供第一软确定数据 D28 时，数据相加处理单元 26 发送到数据保持电路 36 由对分别来自数据比较器 34 和加法器/减法器 35 的基本极性信息数据 D55A 和跟随其后的第一重发信息数据 D54B 进行处理产生的新的极性信息数据 D55A 和新的可靠性信息数据 D55B，使得数据保持电路 36 一次保持这些数据。

25 当从极性确定单元 33 提供跟随着基本信息数据 D54A 的第二重发信息数据 D54B 到数据比较器 34 和加法器/减法器 35 时，数据保持电路 36 发送保持在其中的新的极性信息数据 D55A 和新的可靠性信息数据 D55B 到数据比较器 34 和加法器/减法器 35。

30 以这种方式，数据比较器 34 以类似于上述基本信息数据 D54A 和第一重发信息数据 D54B 的数据处理的方式，再次产生单一的新的极性信息数据 D55A 和新的可靠性信息数据 D55B，和发送所产生的新的极性信息数据 D55A 到数据保持电路

978-0-08-052060-0

5

如上所述,在数据相加处理单元 26 中,直至数据比较器 34 和加法器/减法

10

15

20

25

30

从而, 数据相加处理单元 26 从具有按约 1200b/s 接收处理速率的 384 码元的第一确定数据 D28 产生具有 48 码元的第二软确定数据 D32, 这些码元的每一个形成与之对应的新的极性信息数据 D55A 和新的可靠性数据 D55B。

这里, 如图 9 和 10 所示, 在维持比解码器 27 中, 从数据相加处理单元 26 输出的第二软确定数据 D29 到 D32 被提供到分支度量处理电路 38 和到数据差错数量估算电路 39。

分支度量处理电路 38 连续地从第二软确定数据 D29 到 D32 中的一个码元的数据中计算指示极性信息比特相似于“0”和指示极性信息比特相似于“1”的度量值的度量值(似然率)。作为参考, 例如利用从“0”到“F”的 16 进制数代表指示极性信息的似然率为“0”和“1”的度量值(BM0 和 BM1), “0”代表最高似然率(见图 10)。

分支度量处理电路 38 还计算各度量值(即, 转移度量值)BM(0, 0)、BM(0, 1)、BM(1, 0)、BM(1, 1)、这些度量值是 4 种码型的类型, 每种包括每两个来自第二软确定数据 D29 到 D32 的首端的连续码元的数据, 这些数据按照下面公式(5)所表示的度量处理公式, 表现为(0, 0)、(0, 1)、(1, 0)、(1, 1):

$$\begin{aligned} \text{BM}(0, 0) &= \text{BM0}(A) + \text{BM0}(B) \\ \text{BM}(0, 1) &= \text{BM0}(A) + \text{BM1}(B) \\ \text{BM}(1, 0) &= \text{BM1}(A) + \text{BM0}(B) \quad \dots (5) \\ \text{BM}(1, 1) &= \text{BM1}(A) + \text{BM1}(B) \end{aligned}$$

然后, 分支度量处理电路 38 连续地发送 4 种类型对于两个码元的每个数据产生的转移度量值到相加比较选择(ACS)处理电路 40, 作为度量值数据 D59。

应当注意到, 当从两个码元数据的第一码元数据得到的度量值“0”的表示时, 转移度量值具有 BM0(A); 当度量值“1”的表示时, 具有 BM1(A); 当从接着一个码元的数据得到的度量值“0”的表示时, 转移度量值具有 BM0(B); 当度量值“1”的表示时, 具有 BM1(B)。

ACS 处理电路 40 依靠格子图从两个路径中选出一个最可能的路径, 每个路径从它的以前时间的一个状态转移到在每个时间的多个状态。更具体地, 在具有有限长度 k 设置为 9 的格子图中, 存在由如下公式(6)所表示的 256 个独立的状态:

$$\begin{aligned} \text{状态数目} &= 2^{(k-1)} \\ &= 2^{(9-1)} \end{aligned}$$

=256 ... (6)

因此，每当从分支度量处理电路 38 提供以代表 BM (0, 0)、BM (0, 1)、BM (1, 0)、BM (1, 1) 4 种类型的度量值数据 D59 时，ACS 处理电路 40 基于读信号 S11 从路径度量值存储单元 41 中读出在以前时间的一个路径的度量值（下文称为“路径度量值”）作为度量数据 D60。

然后，ACS 处理电路 40 基于从分支度量处理电路 38 提供的度量值数据 D59 和在以前时间从路径度量存储单元 41 中读出的度量数据 D60，选择两个从在以前时间的一种状态转移到当前的 256 个可能的状态的路径中的最相似的路径（残存路径的选择）。ACS 处理电路 40 还计算为所选择的路径的路径度量值，和发送产生的路径度量值到路径度量存储单元 41，作为用于存储的度量数据 D60。

ACS 处理电路 40 还发送度量数据 D60 到最大似然率检测器 42，和发送指示所选（即，在变换前所选路径的状态）路径的路径选择信息数据 D61 到路径选择信息存储单元 43 用于存储。

实际上，为了按这种方式得到路径度量值，例如，一个双 16 进制数（从“00”到“FF”）被用于代表在当前时间具有新状态（新）的 256 个可能的状态，这些状态是分别从“00（新）”到“FF（新）”和在从“00（旧）”到“FF（旧）”的以前时间（旧）的处理中得到的。另外，在 256 个状态的新的路径度量值和在前时间的一个路径度量值是分别由“S00（新）”到“SFF（新）”和“S00（旧）”到“SFF（旧）”代表的。利用这些标志，按新的状态“00（新）”考虑一个路径选择，从在以前时间的“00（旧）”状态和一个码型（1、1）产生的路径，从状态“80（旧）”转移到状态“00（新）”。

因此，在当前的状态“00（新）”中的最相似路径度量值“S00（新）”可以基于 BM (0, 0)、BM (0, 1)、BM (1, 0)、BM (1, 1) 和在以前时间的路径度量值“S00（旧）”和“S80（旧）”，从由下面公式（7）表示的处理公式中计算出来：

$$S00（新）a = S00（旧）+ BM（0, 0）$$

$$S00（新）b = S00（旧）+ BM（1, 1）$$

如果 $S00（新）a < S00（新）b$

$$S00（新）= S00（新）a$$

否则

$$S00(\text{新}) = S00(\text{新})b \quad \dots (7)$$

从而，利用公式(7)，当前时间的256状态的每个可以被连续地计算出来。应当注意，因为路径度量值的最相似状态由“0代表”，只要该值大于“0”，则度量值(似然率)就变低。

5 只要从ACS处理电路提供用于256状态的度量数据D60，最大似然率检测器42从对应于256状态的各路径度量值中选择最相似路径度量值(即，代表最小值的路径度量值)，并发送所选择的路径度量值连同一个对应的状态数到数据估算电路44，作为最相似度量数据D63。

10 仅当最相似的一个路径度量值被从对应于单一第二软确定数据D29的最后的256状态的度量数据D60选择时，最大似然率检测器42发送产生的最相似度量数据D63到数据估算电路44和发送指示所选择的最相似路径度量值的最相似路径度量数据D39A和D39D到数据速率估算器28。

15 每次提供最相似度量数据D63，数据估算电路44就基于由最相似度量数据D63指示的一个状态数，产生一个读出信号S12，和发送读出信号S12到路径选择信息存储单元43，和读出所有状态直至以前的状态，该状态已经被通过一个残存路径进行传送，已经被转移到当前的路径，作为路径选择数据D65。

20 以这种方式，数据估算电路44基于连续提供的对应于相应数据的最相似度量数据D63和路径选择数据D65，估算解码数据(执行最大似然率解码)。从而，数据估算电路44发送因此产生的第1到第4解码数据D35到D38到数据差错数量估算电路39和到差错检测器29。

这里，数据差错数量估算电路39卷积编码第1到第4解码数据D35到D38产生编码数据，比较该编码数据与对应的第二软确定数据D29到D32，检测在数据中所估算的差错数量，和发送指示检测结果的估算差错数量数据D40A到D40D到数据速率估算器28。

25 实际上，如图11和12所示，在数据差错数量估算电路39中，第1到第4解码数据D35到D38被提供到已经限制长度k为9和设置编码比在1/2的卷积编码器46。然后，卷积编码器46卷积编码第1到第4解码数据D35到D38，产生已编码的数据D67，该数据被提供到比较器47。

30 更具体地，卷积编码器46对于一个预定的时间顺序逐比特地延迟第1到第4解码数据D35到D38，例如通过由移位寄存器构成的8级延迟电路(DFF)50A到

50H。然后，卷积编码器 46 基于由以下公式 (8) 表示的多项式发生器 G_0 ，利用加法器 51 在提供给它（下文称为“输入数据”）的第 1 到第 4 解码数据 D35 到 D38 中加上一个比特数据和分别从延迟电路 50A、50B、50C、50D、50E、50F、50G、50H 输出一个比特数据：

$$5 \quad G_0: 753 \text{ (8 进制)} \quad \dots (8)$$

产生的第一相加数据 G_0 被发送到比较器电路 47。卷积编码器 46 基于由以下公式 (9) 表示的多项式发生器 G_1 利用第二加法器 52 也分别相加一个比特到分别从延迟电路 50B、50C、50D 和 50H 输出的输入数据上：

$$G_1: 561 \text{ (8 进制)} \quad \dots (9)$$

10 产生的第二相加数据 G_1 被发送到比较器电路 47。

以这种方式，卷积编码器 46 卷积编码第 1 到第 4 解码数据 D35 到 D38，使得在第 1 到第 4 解码数据 D35 到 D38 中连续产生对于一比特数据的两比特数据。

15 另外，在数据差错数量估算电路 39 中，第二软确定数据 D29 到 D32 被提供到存储电路 53，该电路仅连续存储从第二软确定数据 D29 到 D32 的一个码元数据中的极性信息比特，和连续地发送对应极性信息比特到比较器 47，作为与第一相加数据 G_0 同步的极性信息数据 D68 和连续从卷积编码器 46 输出的第二相加数据 G_1 。

20 比较器电路 47 比较由对应的第一相加数据 G_0 指示的值（“0”或“1”）和同步向其提供的极性信息数据 D68，和还比较由第二相加数据 G_1 指示的值（“0”或“1”）和对应的极性信息数据 D68。和无论得到的结果如何都发送指示不匹配比较结果的不匹配比较数据 D69 到计数器 54。

25 只要向计数器提供，计数器 54 就计数不匹配比较数据 D69。当比较器 47 完成按约 9600b/s、约 4800b/s、约 2400b/s 和约 1200b/s 的第二软确定数据 D29 到 D32 和对应的第 1 到第 4 解码数据 D35 到 D38 之间的比较后，计数器 54 在该时间（即，估算的差错数已经出现在第 1 到第 4 解码数据 D35 到 D38 中）发送计数值到数据速率估算器 28，作为估算的差错数量数据 D40A 到 D40D。

接下来对以下内容进行描述，用于在数据速率估算器 28 中估算发送处理速率的不匹配的极性信息比特数、最相似路径度量值、估算的差错数、最相似最后状态数和差错检测的检测结果。

30 在这种情况下，当存在着连续超出极性信息比特的重发范围相对小的极性信

息比特（“0”或“1”）数量，和使用接收处理速率低于发送速率，或当相对大数量的差错已经出现在第一软确定数据 D28 时，不匹配的极性信息比特可能出现。

5 当几乎没有差错出现在第二软确定数据 D29 到 D32 的极性信息比特时，最相似路径度量值而又呈现相对小的值（即，似然率变得相当高），使得维特比解码器的 27 的信道状态（下文简称为“信道状态”）相当高，当相当可靠的接收数据 D7 由于按高于实际使用的发送速率执行接收处理被衰减时，导致相当不可靠的第二软确定数据 D29 到 D32 等。

10 另外一方面，当在第二软确定数据 D29 到 D32 的极性信息比特中出现相当大数量的差错时，最相似路径度量值呈现相当大的值（即，似然率变得相当低），由于具有不同于实际值的转移度量值使得信道状态相对差，当相当不可靠的接收数据 D7 按低于使用的发送处理速率经受接收处理时，产生相对可靠的第二软确定数据 D29 到 D32，或当第二软确定数据 D29 到 D32 被按高于实际使用的发送处理速率进行维特比解码时，产生一种易于丢失连续性（“0 的”或“1 的”系列）
15 的码型，或类似情况。

当从第二软确定数据 D29 到 D32 的维特比解码到卷积编码的传输路径的质量相当高时，使得相对少量的差错出现在极性信息比特中，当在利用相对低的接收处理速率（低于约 9600b/s）第二软确定数据 D30 到 D32 中，相同极性信息比特连续，或类似情况时，估算的差错的数量呈现相对小的值。

20 另外一方面，当从第二软确定数据 D29 到 D32 的维特比解码到卷积编码的传输路径的质量相当低时使得相当大数量的差错出现在极性信息比特中时，或当接收处理按不同于实际使用的发送处理速率执行时，估算的差错数量呈现相对大的值。

25 最相似最后状态数量表示位于第 1 到第 4 解码数据 D35 到 D38 的末端的数据。因为具有数据量等于为“0”的 8 比特的尾比特被加到音频数据 D1 的末端和该数据在发送处理中被卷积编码，当接收处理按接收处理速率等于实际使用的发送速率对解调的数据 D8 执行和没有差错出现在第 1 到第 4 解码数据 D35 到 D38 时，最相似的最后状态数变为基于尾比特确定的参考值（即“0”）。

30 另外一方面，当接收处理按不同于实际发送处理速率执行时，最后状态数变为大于参考值的值。但是，即使在按接收处理速率等于实际使用的发送处理速率

对解调数据 D8 执行接收处理情况下，当差错已经出现在第 1 到第 4 解码数据 D35 到 D38 时，最后状态数变为大于参考值的值。

当信道状态相当好，使得差错几乎没有出现在第 1 到第 2 解码数据 D35 或 D36 时，差错检测的检测结果显示几乎没有的差错出现在由按接收处理速率等于发送处理速率的接收处理产生的第 1 到第 2 解码数据 D35 或 D36，和在接收处理速率不同于发送处理速率时，则指示差错已经出现在第 1 或第 2 解码数据 D35 或 D36。

另外一方面，信道质量相当差使得差错已经出现在第 1 或第 2 解码数据 D35 或 D36 时，差错检测的检测结果显示差错已经出现在由按等于发送处理速率的接收处理速率产生的第 1 或第 2 解码数据 D35 或 D36。但是，检测结果可以指示没有差错已经出现在由按不同于发送处理速率的接收处理速率产生的第 1 或第 2 解码数据 D35 或 D36 上。

在数据速率估算器 28 中，当最后状态数被实际用于估算发送处理速率时，获得从基于尾比特正在保存的作为一个参考值的状态数到最后的最后的状态数的距离（这个距离下文称为“码间距离”）和被用作码间距离。

即，当对由卷积编码在解调数据 D8 尾部的尾比特产生的 16 个码元解码该数据时，可能预先获得对应于对于 16 个码元的数据极性信息的差错片的最小数量的最相似最后状态数（即，如果发送处理数据不同于接收处理速率，位于第 1 到第 4 解码数据 D35 到 D38 的末端的数据不用作尾比特）。因此，如图 13 所示，可以在维特比解码器 27 的解码下获得具有 256 状态数构成的数据表 DT，和利用相对对应 16 个码元数据在极性信息中差错最小数形成的码间距离 FK 被预先存储在设置在控制器 7 中的存储部分。

因此，在接收处理中，当从维特比解码器 27 正在接收最相似状态 D41A 到 D41D 时，数据速率估算器 28 选择对应于基于来自数据表 DT 的最相似状态 D41A 到 D41D 的码间距离 FK，和利用所选择的码间距离 FK，估算发送处理速率。

数据速率估算器 28 不能简单地比较不匹配极性信息比特的数量、最相似路径度量值和和在发送处理速率估算处理中所估算的差错数，因为它们已经通过取决于按 4 种不同接收处理速率进行接收处理的处理操作的不同次数所产生，和因此它们具有不同的数据量。

因此，当提供以不匹配极性信息数、最相似路径度量值和通过按照 4 种不同接收处理速率的接收处理产生的估算差错数时，在发送处理速率估算处理之前，

数据速率估算器 28 适于校正正在不匹配的极性信息比特中的数据量、最相似路径度量值和估算的差错数量。

更具体地，如图 14 所示，按照约 4800b/s 的接收处理速率从接收处理产生的不匹配极性信息比特数（下文称为“第二接收处理”），按照约 2400b/s 的接收处理速率从接收处理产生的不匹配极性信息比特数（下文称为“第三接收处理”），和按照约 1200b/s 的接收处理速率从接收处理产生的不匹配极性信息比特数（下文称为“第四接收处理”）具有约 1: 2: 4 比率的数据量。

因此，数据速率估算器 28 对从第二接收处理产生的不匹配极性信息比特数乘以 4 以便应用，对从第三接收处理产生的不匹配极性信息比特数乘以 2 以便应用，和利用从第四接收处理产生的不匹配极性信息比特数进行使用。

从按照约 9600b/s 的接收处理速率的接收处理产生的最相似路径度量值（下文称为“第一接收处理”），从第二接收处理速率产生的最相似路径度量值，从第三接收处理速率产生的最相似路径度量值，和从第四接收处理速率产生的最相似路径度量值具有约 8: 4: 2: 1 比率的数据量。

因此，数据速率估算器 28 利用从第一接收处理产生的最相似路径度量值以便使用，从第二接收处理产生的最相似路径度量值乘以 2 以便使用，从第三接收处理产生的最相似路径度量值乘以 4 以便使用，从第四接收处理产生的最相似路径度量值乘以 8 以便使用。

另外，从第一接收处理产生的估算的差错数，从第二接收处理产生的估算的差错数，从第三接收处理产生的估算的差错数，和从第四接收处理产生的估算的差错数具有约 8: 4: 2: 1 比率的数据量。

因此，数据速率估算器 28 利用从第一接收处理产生的估算的差错数以便使用，从第二接收处理产生的估算的差错数乘以 2 以便使用，从第三接收处理产生的估算的差错数乘以 4 以便使用，从第四接收处理产生的估算的差错数乘以 8 以便使用。

实际上，当通过对被解调的数据 D8 的第一到第四接收处理，数据速率估算器 28 接收极性比较数据 D33A 到 D33D，最相似路径度量数据 D39A 到 D39D，估算的差错数量数据 D40A 到 D40D，最相似状态数据 D41A 到 D41D，和差错检测数据 D42A 到 D42D，和校正极性比较数据 D33A 到 D33D，最相似路径度量数据 D39A 到 D39D，估算的差错数量数据 D40A 到 D40D，和选择对应于最相似状态数据 D41A 到

D41D 的码间距离 FK, 在步骤 SP1 开始表示在图 15 到 19 的发送处理速率估算处理程序 RT1。然后, 数据速率估算器 28 前进到步骤 SP2。

在这种情况下, 数据速率估算器 28 在步骤 SP2 基于差错检测数据 D42A 确定是否有任何差错出现在对应的第一解码的数据 D35 中。

5 在步骤 SP2 的肯定结果意味着没有差错出现在第一解码的数据 D35 中。在这种情况下, 数据速率估算器 28 前进到步骤 SP3, 基于差错检测数据 D42A 确定是否有任何差错出现在对应的第一解码的数据 D36 中。

在步骤 SP3 的肯定结果意味着没有差错出现在第一解码的数据 D36 中。在这种情况下, 数据速率估算器 28 前进到步骤 SP4, 基于差错检测数据 D42A 确定是否估算的差错数量数据 D40A 的被校正的值(下文称为“第一被校正的估算差错数量数据”)具有小于估算的差错数量数据 D40B 的被校正的值(下文称为“第二被校正的估算差错数量数据”)的值。

在步骤 SP4 的肯定结果意味着第一被校正的估算差错数量数据小于第二被校正的估算差错数量数据的值, 使得在第一接收处理中已经执行的维特比解码比在第二接收处理中的维特比解码更为精确, 和此后将被的发送处理速率最相似于约 9600b/s。在这种情况下, 数据速率估算器 28 前进到步骤 SP5 确定是否在第一接收处理的差错检测中呈现一个校正的检测结果, 和具体地确定是否第一被校正的估算差错数据小于一个事先已被设置的第一阈值, 例如, 按 16 进制的“45”。

在步骤 SP5 的肯定结果意味着, 第一经校正估算的差错数量数据值小于第一阈值, 使得在第一处理中的维特比解码已经被正确地执行, 和接下来将被估算的发送处理速率更类似于 9600b/s。在这种情况下, 数据速率估算器 28 前进到步骤 SP6, 从第一经校正估算的差错数量数据值减去第二经校正估算的差错数量数据值、经校正的估算的差错数量数据值 D40C(下文称为“第三经校正的估算差错数量数据”)和经校正的估算的差错数量数据值 D40D(下文称为“第四经校正的估算差错数量数据”)的最小的一个, 和确定是否被计算的相减的结果小于预先设置的第二阈值, 例如, 按 16 进制的“20”。

在步骤 SP5 的肯定结果意味着, 在第一接收处理中的差错检测呈现一个正确的检测结果和第一接收处理已经被正确地执行。在这种情况下, 数据速率估算器 28 前进到步骤 SP7, 估算实际用于发送处理中的发送处理速率约为 9600b/s, 和估算在第一原始数据 D44 中没有出现差错, 和接下来前进到步骤 SP8, 在该步骤

的维特比解码已经被正确地执行。在这种情况下，数据速率估算器 28 前进到步骤 SP13。

另外，在步骤 SP9 获得的否定结果意味着，在第二解码数据 D36 中已经出现差错，同时在步骤 SP10 和在步骤 SP11 获得的否定结果意味着，在第一接收处理中的维特比解码没有被正确地执行。在这种情况下，数据速率估算器 28 前进到步骤 SP13。

在步骤 SP13，数据速率估算器 28 确定是否对应于第一到第四经校正估算的差错数量数据的最小的一个的接收处理速率与对应于最相似状态数据 D41A 到 D41D 的码间距离的最小一个的接收处理速率相匹配。

步骤 SP13 获得的肯定结果表示，维特比解码在与接收处理速率相匹配执行的维特比解码的最小差错数状态下执行，使得主要集中在尾比特，和因此可能确定接收处理速率（下文称为“第一接收处理速率”）等于将被估算的发送处理速率。因此，在这种情况下，数据速率估算器 28 前进到步骤 SP14，确定是否将被估算的第一接收处理速率约为 9600b/s。

如果在步骤 SP14 获得肯定的结果（即，第一接收处理速率是约 9600b/s），则数据速率估算器 28 前进到步骤 SP15，估算实际用于发送处理的发送处理速率约为 9600b/s。另外，估算器 28 基于在 SP5 或 SP6 获得的否定结果，估算出在第一原始数据 D44 已经出现差错，和然后前进到步骤 SP8，在 SP8 发送处理速率估算程序 RT1 结束。估算器 28 前进到步骤 SP8，在 SP8 发送处理速率估算处理程序 RT1 结束。

另外一方面，如果在步骤 SP14 获得否定的结果，数据速率估算器 28 前进到步骤 SP16，确定是否第一接收处理速率为 4800b/s。随着在步骤 SP16 获得肯定的结果（即，第一接收处理速率是约 4800b/s），则数据速率估算器 28 前进到步骤 SP17，估算实际用于发送处理的发送处理速率约为 4800b/s，但是，基于在上述步骤 SP9、SP10 或 SP11 的否定结果，估算出在第二原始数据 D45 已经出现差错，接下来前进到步骤 SP8，在 SP8 发送处理速率估算处理程序 RT1 结束。

另外一方面，当在步骤 SP16 获得否定结果时，数据速率估算器 28 前进到步骤 SP18，确定是否第一接收处理速率为 2400b/s。随着在步骤 SP18 获得肯定的结果（即，第一接收处理速率是约 2400b/s），数据速率估算器 28 前进到步骤 SP19，确定是否第三经校正的估算差错数数据的值小于第二阈值。

在步骤 SP19 获得的肯定结果意味着，第三经校正的估算差错数数据的值小于第二阈值，使得在第三接收处理中的维特比解码已经被正确地执行。在这种情况下，数据速率估算器 28 前进到步骤 SP20，估算在发送处理中实际使用的发送处理速率为约 2400b/s，但是，估算出在第三原始数据 D46 中已经出现差错，和
5 接下来前进到步骤 SP8，在 SP8 发送处理速率估算处理程序 RT1 结束。

另外一方面，在步骤 SP19 获得否定结果意味着，第三经校正的估算差错数数据的值大于第二阈值，使得在第三接收处理中的维特比解码没有经被正确地执行。在这种情况下，数据速率估算器 28 前进到步骤 SP21，估算在发送处理中实际使用的发送处理速率为约 2400b/s，另外，在第三原始数据 D46 中已经出现差
10 错。然后，估算器 28 进入步骤 SP8 结束该发送处理速率估算处理程序。

在步骤 SP18 获得否定的结果，数据速率估算器 28 确定第一接收处理速率为约 1200b/s 和然后前进到步骤 SP22，确定是否第四经校正的估算差错数数据的值小于第二阈值。

在步骤 SP22 获得肯定结果意味着，第四经校正的估算差错数数据的值小于
15 第二阈值，使得在第四接收处理中的维特比解码已经正确地执行。在这种情况下，数据速率估算器 28 前进到步骤 SP23，估算在发送处理中实际使用的发送处理速率为约 1200b/s，和附加地估算没有差错出现在第四原始数据 D47 中。接下来，数据速率估算器 28 前进到步骤 SP8，在 SP8 发送处理速率估算处理程序 RT1 结束。

另外一方面，在步骤 SP22 获得否定结果意味着，第四经校正的估算差错数
20 数据的值小于第二阈值，使得在第四接收处理中的维特比解码没有正确地执行。在这种情况下，数据速率估算器 28 前进到步骤 SP24，估算在发送处理中实际使用的发送处理速率为约 1200b/s，和附加地估算在第四原始数据 D47 中已经出现差错。接下来，数据速率估算器 28 前进到步骤 SP8，在 SP8 发送处理速率估算处理程序 RT1 结束。

在上述步骤 SP13 获得否定结果意味着，按不同于执行维特比解码的接收处
25 理速率差错最小数状态下的接收处理速率执行维特比解码，使得几乎集中在尾比特和因此，在此时刻呈现至少两种类型预期的发送处理速率。在这种情况下，数据速率估算器 28 前进到步骤 SP25，检测对应于第一到第四校正的估算差错数数据的最小一个的接收处理速率（下文称为“第二接收处理速率”）。

30 接下来，数据速率估算器 28 前进到步骤 SP26，确定是否第二接收处理速率

约为 9600b/s。随着在步骤 SP26 获得肯定结果（即，第二接收处理速率约为 9600b/s），数据速率估算器 28 前进到步骤 SP27，估算实际用于发送处理的发送处理速率约为 9600b/s，但是，基于上述步骤 SP5 和 SP6 的否定结果，估算出在第一原始数据 D44 中出现差错。接下来，数据速率估算器 28 前进到步骤 SP8，在 5 SP8 发送处理速率估算处理程序 RT1 结束。

另外一方面，如果在步骤 SP26 获得否定结果，数据速率估算器 28 前进到步骤 SP28，确定是否第二接收处理速率约为 4800b/s。随着在步骤 SP28 获得肯定结果（即，第二接收处理速率约为 4800b/s），数据速率估算器 28 前进到步骤 SP29，估算实际用于发送处理的发送处理速率约为 4800b/s，但是，基于在上述步骤 10 SP9、SP10 或者步骤 SP11 的否定结果，估算出在第二原始数据中已经出现差错，接下来前进到步骤 SP8，在 SP8 发送处理速率估算处理程序 RT1 结束。

当在步骤 SP28 获得否定结果时，数据速率估算器 28 前进到步骤 SP30，估算是否第二接收处理速率约为 2400b/s。随着在步骤 SP30 获得肯定结果（即，第二接收处理速率约为 2400b/s），数据速率估算器 28 前进到步骤 SP31，确定是否第 15 三校正的估算差错数数据的值小于第二阈值。

在上述步骤 SP31 获得肯定结果意味着，第三校正的估算差错数数据的值小于第二阈值，使得在第三接收处理中的维特比解码已经被正确地执行。在这种情况下，数据速率估算器 28 前进到步骤 SP32，估算实际用于发送处理的发送处理速率约为 2400b/s，但是估算出在第三原始数据 D46 中已经出现差错，和接下来 20 前进到步骤 SP8，在 SP8 发送处理速率估算处理程序 RT1 结束。

另外一方面，在步骤 SP31 获得否定结果意味着，第三校正的估算差错数数据的值大于第二阈值，使得在第三接收处理中的维特比解码未被正确地执行。在这种情况下，数据速率估算器 28 前进到步骤 SP33，确定第三校正的估算差错数数据的值小于第四阈值，该阈值事先已经被设置为略微大于第二阈值，例如按 16 25 进制表示的“30”。

在步骤 SP33 获得否定结果意味着，第三校正的估算差错数数据的值处于一个容限范围内，在该范围发送处理速率可以基于第三校正的估算差错数数据的值进行估算。在这种情况下，数据速率估算器 28 前进到步骤 SP34，估算实际用于发送处理的发送处理速率约为 2400b/s，但是，估算出在第三原始数据 D46 中出 30 现差错。接下来，前进到步骤 SP8，在 SP8 发送处理速率估算处理程序 RT1 结束。

在步骤 SP35 获得否定结果意味着，第三校正的估算差错数数据的值小于第五阈值，使得将被估算的发送处理速率约为 2400b/s。在这种情况下，数据速率估算器 28 前进到步骤 SP36，确定是否对应于 4 个不同最可能路径度量值 D39A 到 D39D 中的各校正值最小的一个的接收处理速率约为 2400b/s（下文称为“第三接收处理速率”）约为 2400b/s。

随着在步骤 SP36 获得肯定结果（意味着第三接收处理速率约为 2400b/s），数据速率估算器 28 前进到步骤 SP37，估算实际用于发送处理的发送处理速率约为 2400b/s，但是，在第三原始数据 D46 中估算出差错。接下来数据速率估算器 28 前进到步骤 SP8，在 SP8 发送处理速率估算处理程序 RT1 结束。

然后，随着在步骤 SP38 获得肯定结果，（意味着第三接收处理速率约为 9600b/s），数据速率估算器 28 前进到步骤 SP39，估算实际用于发送处理的发送处理速率约为 9600b/s，但是，基于在上述步骤 SP5 或 SP6 的否定结果，估算出在第一原始数据 D44 中已经出现差错。接下来，数据速率估算器 28 前进到步骤 SP8，在 SP8 发送处理速率估算处理程序 RT1 结束。

另外一方面,随着在步骤 SP38 获得否定结果,数据速率估算器 28 前进到步骤 SP40,确定是否第三接收处理速率约为 4800b/s。

25 随着在步骤 SP40 获得肯定结果, (意味着第三接收处理速率约为 4800b/s), 数据速率估算器 28 前进到步骤 SP41, 估算实际用于发送处理的发送处理速率约为 4800b/s, 基于在上述步骤 SP9、SP10 或步骤 SP11 的否定结果, 估算出在第二原始数据 D45 中已经出现差错。接下来, 数据速率估算器 28 前进到步骤 SP8, 在 SP8 发送处理速率估算处理程序 RT1 结束。

28

在 SP8 发送处理速率估算处理程序 RT1 结束。

另外一方面，在步骤 SP51 或 SP52 获得否定结果意味着，将被估算的发送处理速率不约为 4800b/s。在这种情况下，数据速率估算器 28 前进到步骤 SP54，确定是否第三接收处理速率约为 4800b/s。

- 5 在这种情况下，随着在步骤 SP54 获得肯定结果（意味着第三接收处理速率约为 2400b/s），数据速率估算器 28 前进到步骤 SP55，确定是否校正的极性比较数据 D33C（下文称为“第三校正的极性比较数据”）小于第八阈值，该阈值事先已经被设置为例如按 16 进制表示的“100”。

- 10 在步骤 SP55 获得肯定结果意味着，第三校正的极性比较数据值小于第八阈值，使得按约 2400b/s 的接收处理速率的第一软确定数据 D28 中的极性信息比特的重发码型相当接近于按约 2400b/s 的发送处理速率的重发 D25 中的极性信息比特的重发码型。在这种情况下，数据速率估算器 28 前进到步骤 SP56，估算实际用于发送处理的发送处理速率约为 2400b/s。

- 15 但是，在这种情况下，数据速率估算器 28 在步骤 SP55 均匀地估算发送处理速率约为 2400b/s，还基于在上述步骤 SP30 的否定结果，估算在第三原始数据 D46 中已经出现差错。接下来，数据速率估算器 28 前进到步骤 SP8，在 SP8 发送处理速率估算处理程序 RT1 结束。

- 20 另外一方面，在步骤 SP54 或 SP55 获得否定结果意味着，估算发送处理速率不约为 2400b/s。在这种情况下，数据速率估算器 28 前进到步骤 SP57，确定发送处理速率不能进行估算。接下来，数据速率估算器 28 前进到步骤 SP8，在 SP8 发送处理速率估算处理程序 RT1 结束。

如上所述，数据速率估算器 28 不仅能够精确估算发送处理速率，而且还可以按照发接收理速率相同于所估算的发送处理速率，确定是否在第一原始数据 D44、第二原始数据 D45、第三原始数据 D46、第四原始数据 D47 中已经出现差错。

- 25 在这种连接中，步骤 SP13 到 SP24 可以忽略，使得在上述实施例的情况下简化处理过程。

- 在上述实施例中，使用约 19200b/s 的无线发送速率和进而，利用约 9600b/s、4800b/s、2400b/s、1200b/s 的发送处理速率和接收处理速率。但本发明并不仅限于这些特定的速率。各种其它速率也可以用作发送处理速率和接收处
30 理速率，只要是待发送的数据可以进行处理，使得它们具有显然相同的预定的比

性信息比特具有比重复的次数大于 1 的数，检测不匹配极性信息比特的第一数，和用于从具有比重复数大于 1 的极性信息比特数中选择最可能极性信息比特，产生包括所选择的极性信息比特的第二数据。但是，本发明并不仅限于这种特定的组态，而可以应用按各种方式组成的任何第一不匹配比特数检测装置，只要它们可以连续地相互比较对应于第一数据的每个发送速率的极性信息比特，其中极性信息比特具有比重复次数大于 1 的数，检测不匹配极性信息比特的第一数，和从比重复次数大于 1 的数中选择最可能极性信息比特，产生包括所选择的极性信息数据的第二数据。

另外，在上述实施例中，维特比解码器 27 被应用作为用于第一每个发送数据 10 进行维特比解码第二数据的最大似然率检测装置，产生解码数据，和用于通过维特比解码检测最大似然率路径度量值。但是，本发明并不仅限于这种特定的组态，而可以应用按各种方式组成的最大似然率检测装置，只要它们可以维特比解码每个发送速率的第二数据，产生解码的数据，和通过维特比解码检测最大似然率路径度量值。

另外，在上述实施例中，数据差错数估算电路 39 被应用作为第二不匹配比特数检测装置，用于比较每个发送速率产生的第二数据的极性信息比特与对应的由卷积编码产生的编码数据的极性信息比特，从而检测第二不匹配比特数。但是，本发明并不仅限于这种特定的组态，而可以应用按各种方式组成的任何第二不匹配比特数检测装置，只要它们可以比较每个发送速率产生的第二数据的极性信息比特与对应的卷积编码所解码的数据产生的编码数据的极性信息比特，从而检测第二不匹配极性信息比特数。

另外，在上述实施例中，数据速率估算器 8 和控制器 7 被用作发送速率估算装置，用于按照基于各个发送速率的预定比率校正第一不匹配比特数、路径度量值和第二不匹配比特数信息量，和基于校正的第一不匹配比特数、路径度量值和第二不匹配比特数、和基于尾比特确定的参考值的状态数与最后状态数之间的码间距离，估算对接收的数据执行发送处理的发送速率。但是，本发明并不仅限于这种特定的组态，而任何发送速率估算装置都可以使用，只要是它们可以按照基于各个发送速率的预定比例检测每个发送速率，校正第一不匹配比特数、路径度量值和第二不匹配比特数的信息量，和基于校正的第一不匹配比特数、路径度量值和第二不匹配比特数、和基于尾比特确定的用作参考值的状态数和最后状

态数之间的码间距离，估算已经被用于对所接收的数据执行发送处理的发送速率。

- 虽然已经结合本发明的优选实施例进行了描述，但对本专业的技术人员来说，显而易见可以作出各种改变和修改，因此后附的权利要求书覆盖所有落入本
- 5 发明的真正精神和范围的这些改变和修改。

说明书附图

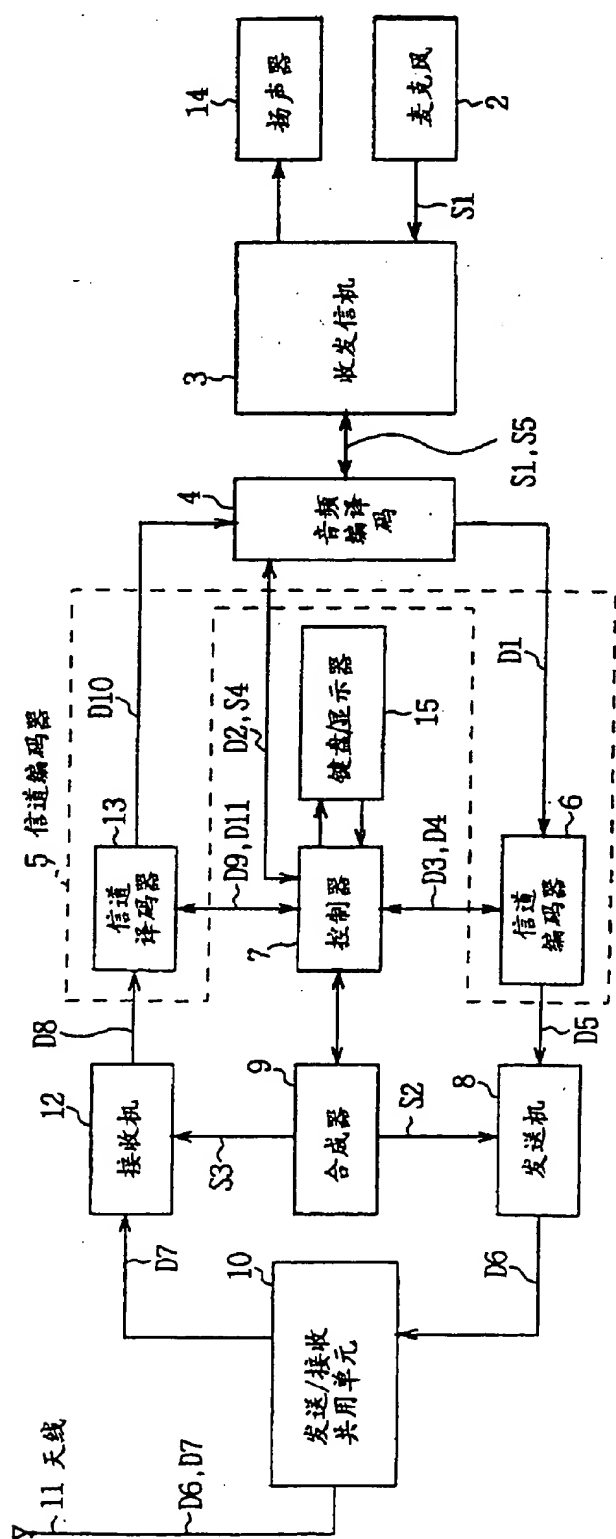


图 1

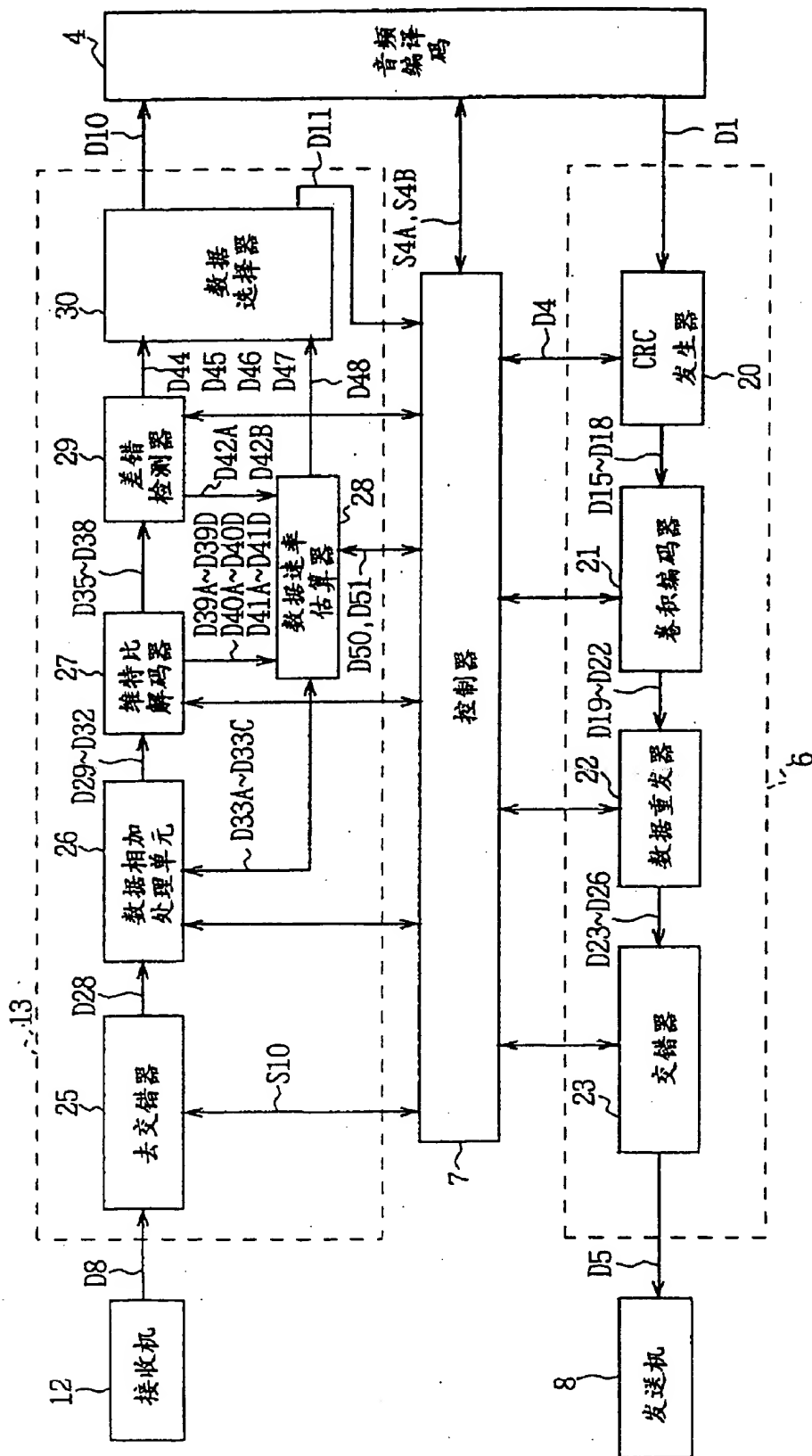


图 2

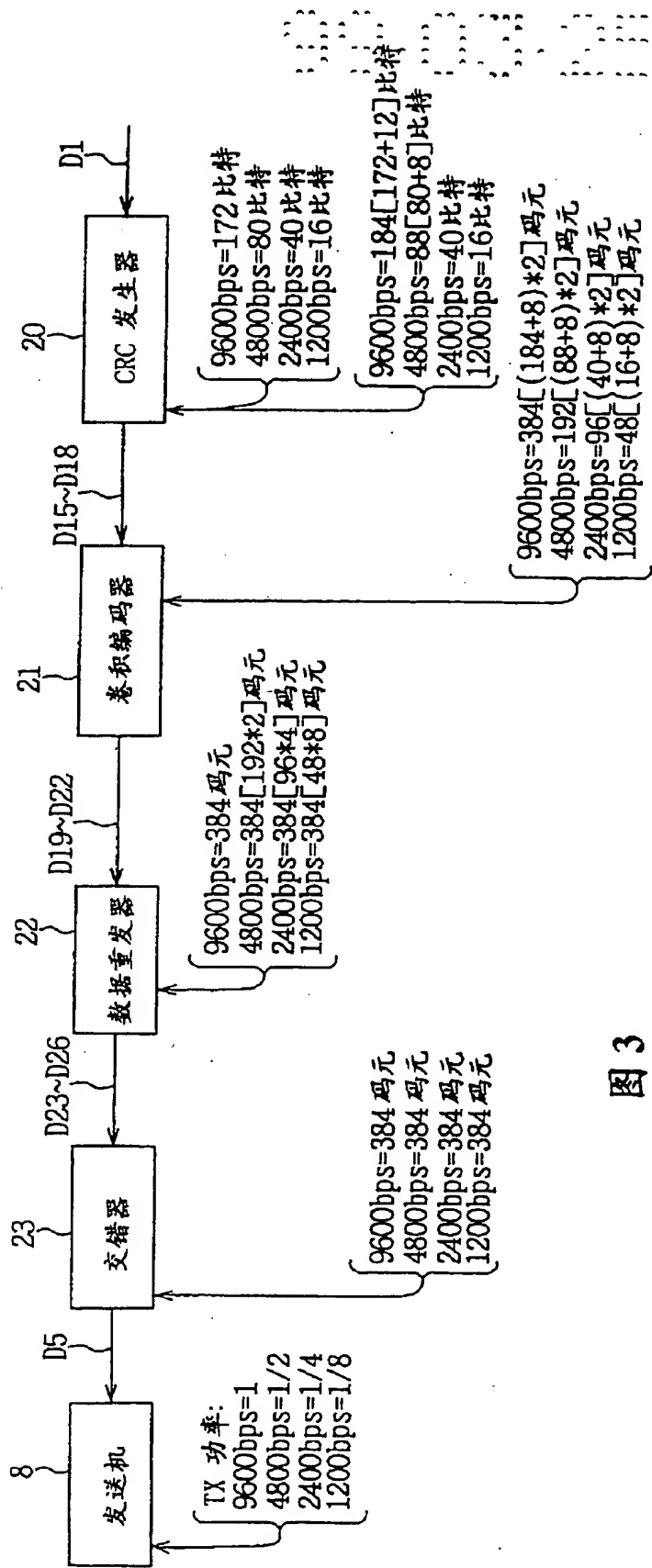


图 3

射频发送速率	发送处理速率	重复的次数	发送功率比率	卷积编码比率	附加码数据量/20ms	原始数据	CRC 码	尾比特
19200bps (384符号/20ms)	9600 bps	0 次	1	1/2	192 比特	172 比特	12 比特	8 比特
	4800 bps	1 次	1/2		96 比特	80 比特	8 比特	
	2400 bps	3 次	1/4		48 比特	40 比特	---	
	1200 bps	7 次	1/8		24 比特	16 比特	---	

图 4

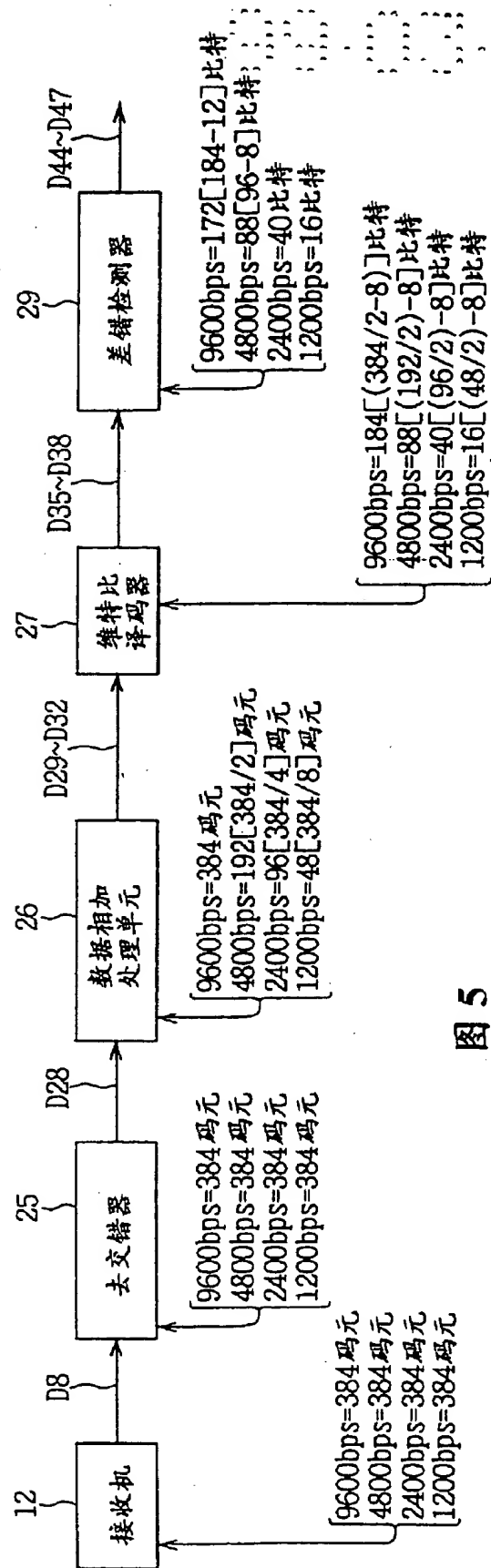
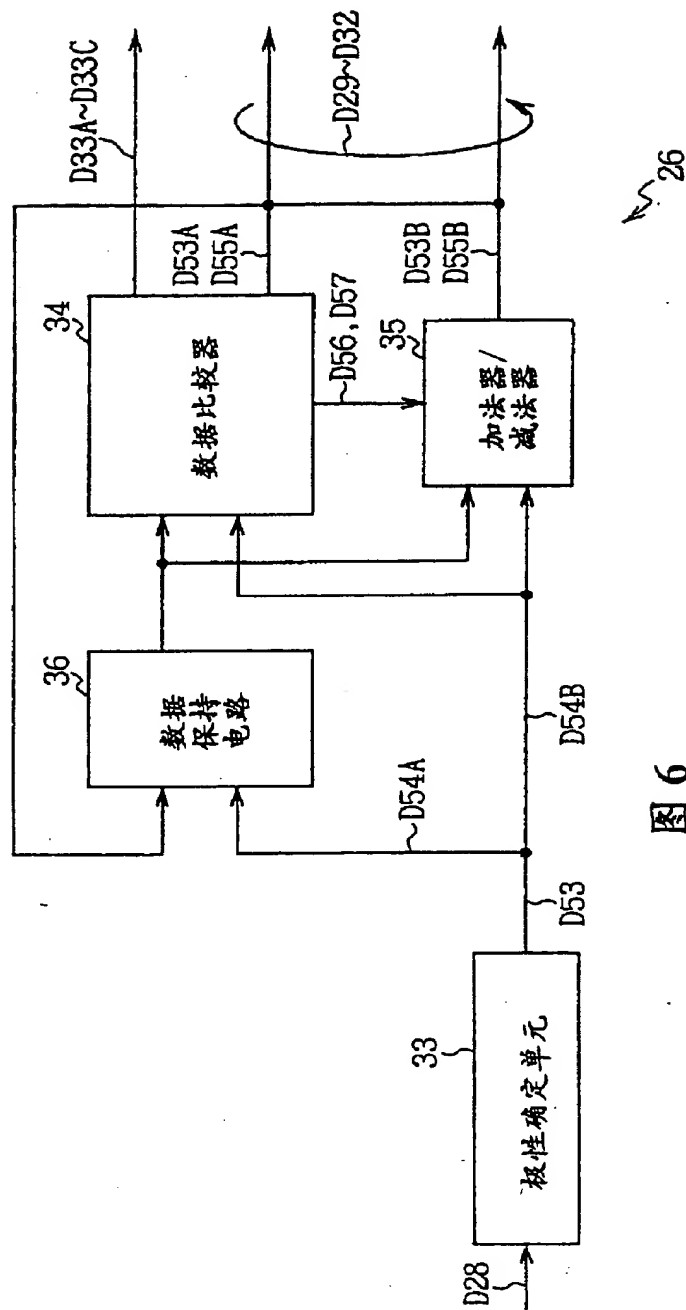


图 5



00000000

比特3	比特2	比特1	比特0	极性	可靠性
0	1	1	1	0	高
0	1	1	0	0	
0	1	0	1	0	
0	1	0	0	0	
0	0	1	1	0	
0	0	1	0	0	
0	0	0	1	0	
0	0	0	0	0	低
1	1	1	1	1	低
1	1	1	0	1	
1	1	0	1	1	
1	1	0	0	1	
1	0	1	1	1	
1	0	1	0	1	
1	0	0	1	1	
1	0	0	0	1	高

图 7

比特3	比特2	比特1	比特0	极性	可靠性
0	1	1	1	0	高
0	1	1	0	0	
0	1	0	1	0	
0	1	0	0	0	
0	0	1	1	0	
0	0	1	0	0	
0	0	0	1	0	
0	0	0	0	0	低
1	0	0	0	1	低
1	0	0	1	1	
1	0	1	0	1	
1	0	1	1	1	
1	1	0	0	1	
1	1	0	1	1	
1	1	1	0	1	
1	1	1	1	1	高

图 8

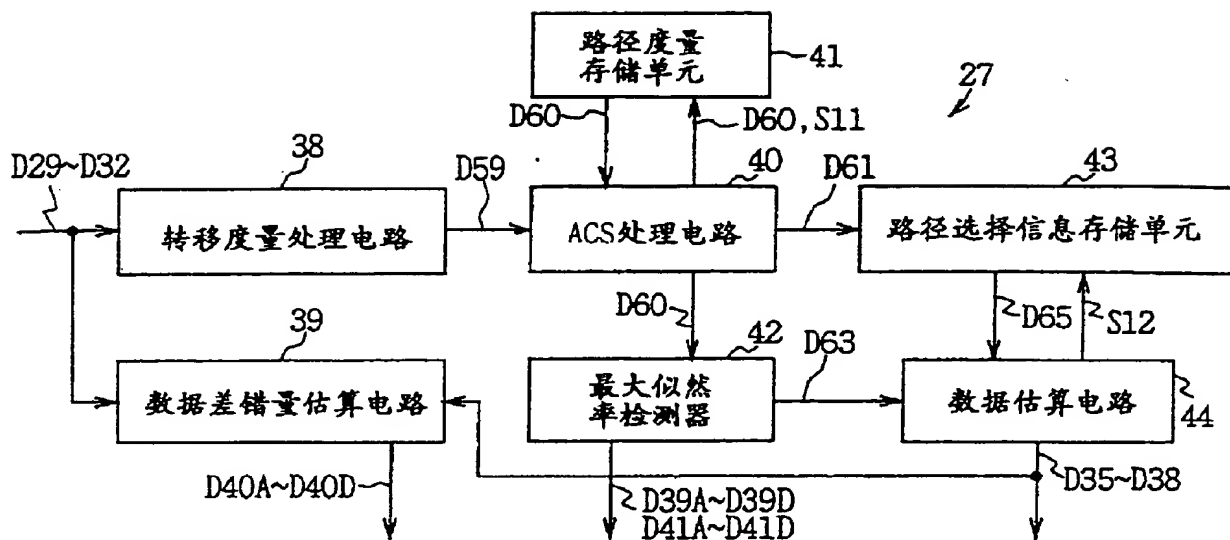


图 9

比特3	比特2	比特1	比特0	极性	可靠性	度量(16进制)	
						BMO	BM1
0	1	1	1	0	高	0	F
0	1	1	0	0		1	E
0	1	0	1	0		2	D
0	1	0	0	0		3	C
0	0	1	1	0		4	B
0	0	1	0	0		5	A
0	0	0	1	0		6	9
0	0	0	0	0	低	7	8
1	1	1	1	1	低	8	7
1	1	1	0	1		9	6
1	1	0	1	1		A	5
1	1	0	0	1		B	4
1	0	1	1	1		C	3
1	0	1	0	1		D	2
1	0	0	1	1		E	1
1	0	0	0	1	高	F	0

图 10

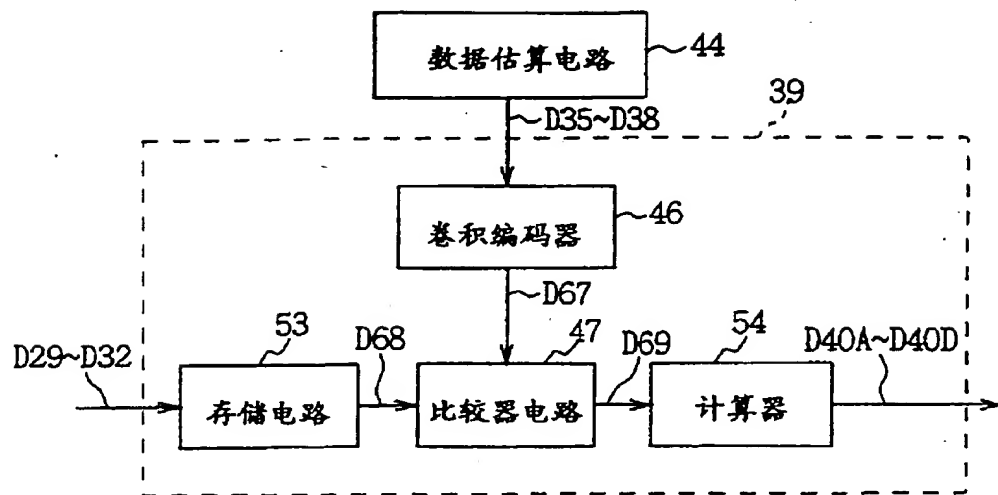


图 11

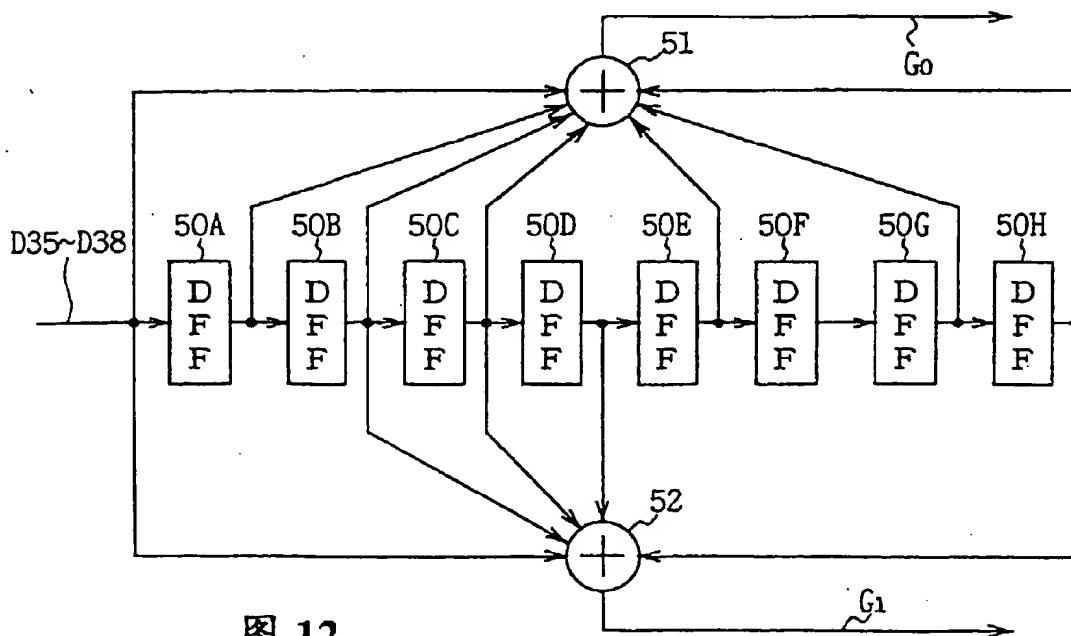


图 12

00	08	10	18	20	28	30	38	40	48	50	58	60	68	70	78	80	88	90	98	A0	A8	B0	B8	C0	C8	D0	D8	E0	E8	F0	F8
状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态
= 0	= 7	= 8	= 5	= 9	= 6	= 7	= 6	= 9	= 10	= 7	= 6	= 8	= 7	= 8	= 9	= 10	= 7	= 8	= 7	= 10	= 7	= 8	= 9	= 8	= 9	= 10	= 8	= 9	= 10	= 9	
01	09	11	19	21	29	31	39	41	49	51	59	61	69	71	79	81	89	91	99	A1	A9	B1	B9	C1	C9	D1	D9	E1	E9	F1	F9
状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态
= 2	= 5	= 8	= 5	= 9	= 6	= 5	= 8	= 7	= 6	= 7	= 6	= 8	= 7	= 6	= 11	= 10	= 7	= 10	= 9	= 9	= 8	= 7	= 8	= 9	= 8	= 7	= 8	= 10	= 7	= 10	= 9
02	0A	12	1A	22	2A	32	3A	42	4A	52	5A	62	6A	72	7A	82	8A	92	9A	A2	AA	B2	BA	C2	CA	D2	DA	E2	EA	F2	FA
状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态
= 3	= 4	= 7	= 6	= 8	= 7	= 6	= 7	= 10	= 9	= 8	= 5	= 5	= 6	= 9	= 8	= 11	= 6	= 9	= 10	= 8	= 9	= 8	= 7	= 8	= 9	= 8	= 11	= 7	= 10	= 9	= 6
03	0B	13	1B	23	2B	33	3B	43	4B	53	5B	63	6B	73	7B	83	8B	93	9B	A3	AB	B3	BB	C3	CB	D3	DB	E3	EB	F3	FB
状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态
= 4	= 5	= 4	= 7	= 7	= 6	= 9	= 6	= 9	= 6	= 5	= 8	= 6	= 9	= 8	= 7	= 10	= 9	= 8	= 7	= 8	= 7	= 10	= 7	= 6	= 9	= 10	= 10	= 9	= 8	= 7	
04	0C	14	1C	24	2C	34	3C	44	4C	54	5C	64	6C	74	7C	84	8C	94	9C	A4	AC	B4	BC	C4	CC	D4	DC	E4	EC	F4	FC
状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态
= 5	= 4	= 5	= 6	= 8	= 5	= 6	= 7	= 8	= 7	= 8	= 7	= 7	= 8	= 7	= 8	= 9	= 10	= 9	= 6	= 8	= 5	= 6	= 11	= 6	= 9	= 10	= 9	= 11	= 8	= 7	= 8
05	0D	15	1D	25	2D	35	3D	45	4D	55	5D	65	6D	75	7D	85	8D	95	9D	A5	AD	B5	BD	C5	CD	D5	DD	E5	ED	F5	FD
状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态
= 6	= 5	= 6	= 8	= 5	= 8	= 7	= 8	= 7	= 8	= 7	= 7	= 8	= 7	= 6	= 9	= 10	= 9	= 6	= 8	= 7	= 6	= 11	= 6	= 9	= 10	= 9	= 9	= 8	= 7	= 8	
06	0E	16	1E	26	2E	36	3E	46	4E	56	5E	66	6E	76	7E	86	8E	96	9E	A6	AE	B6	BE	C6	CE	D6	DE	E6	EE	F6	FE
状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态
= 7	= 8	= 5	= 9	= 6	= 7	= 6	= 9	= 10	= 7	= 6	= 8	= 7	= 8	= 9	= 10	= 7	= 8	= 7	= 10	= 7	= 8	= 9	= 8	= 9	= 10	= 8	= 9	= 10	= 9	= 8	= 7
07	0F	17	1F	27	2F	37	3F	47	4F	57	5F	67	6F	77	7F	87	8F	97	9F	A7	AF	B7	BF	C7	CF	D7	DF	E7	EF	F7	FF
状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态	状态

FK
SB
DT

图 13

参数		
* 检错检测结果 (CRC)		
9600bps, 4800bps		
* 对应于最可能状态数的内码距离		
9600bps, 4800bps, 2400bps, 1200bps		
* 估算的差错数		
1200bps= 8 次,	2400bps= 4 次,	4800bps= 2 次, 9600bps= 1 次
* 最可能路径度量值		
1200bps= 8 次,	2400bps= 4 次,	4800bps= 2 次, 9600bps= 1 次
* 不匹配极性信息比特数		
1200bps= 1 次,	2400bps= 2 次,	4800bps= 4 次

图 14

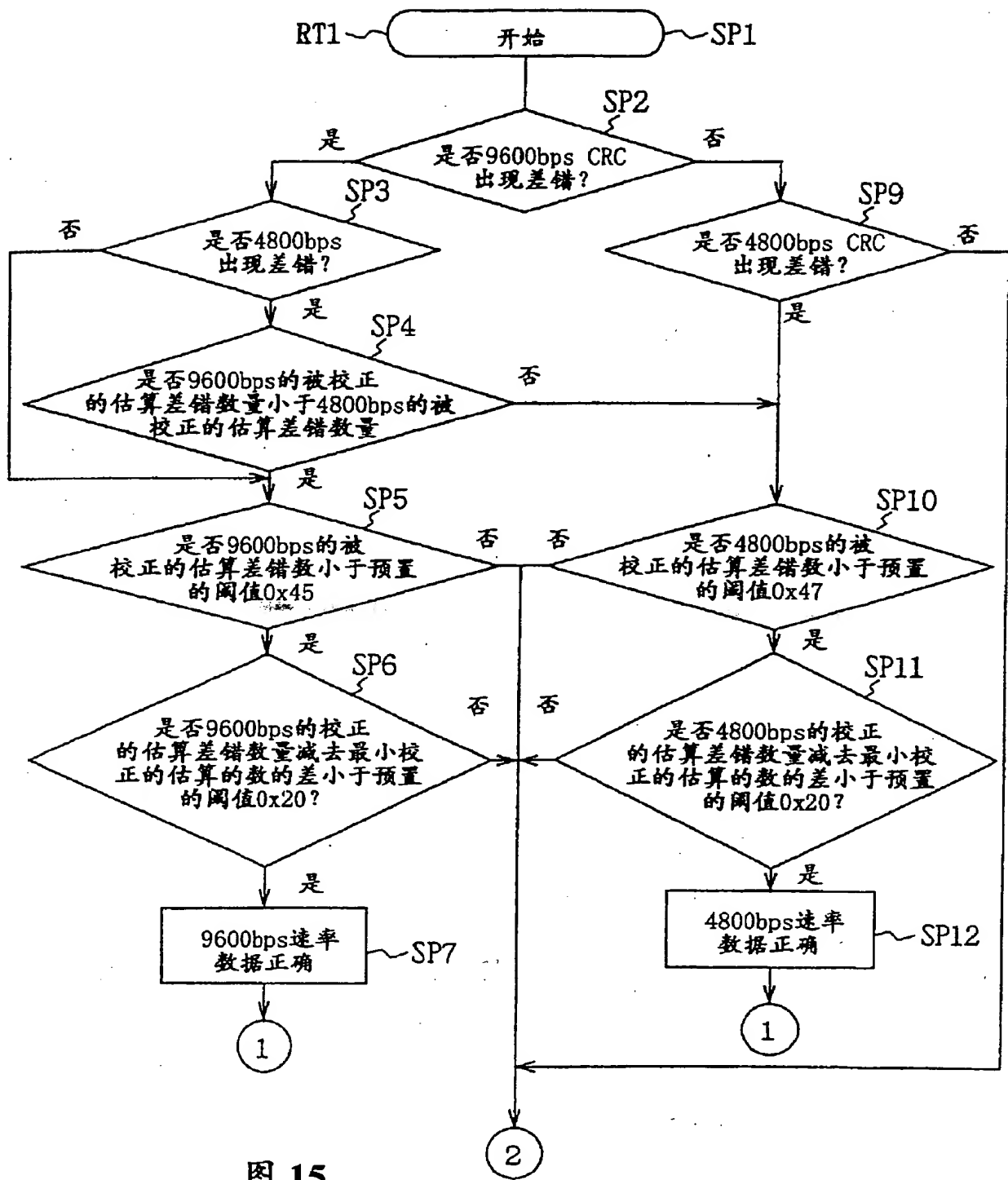


图 15

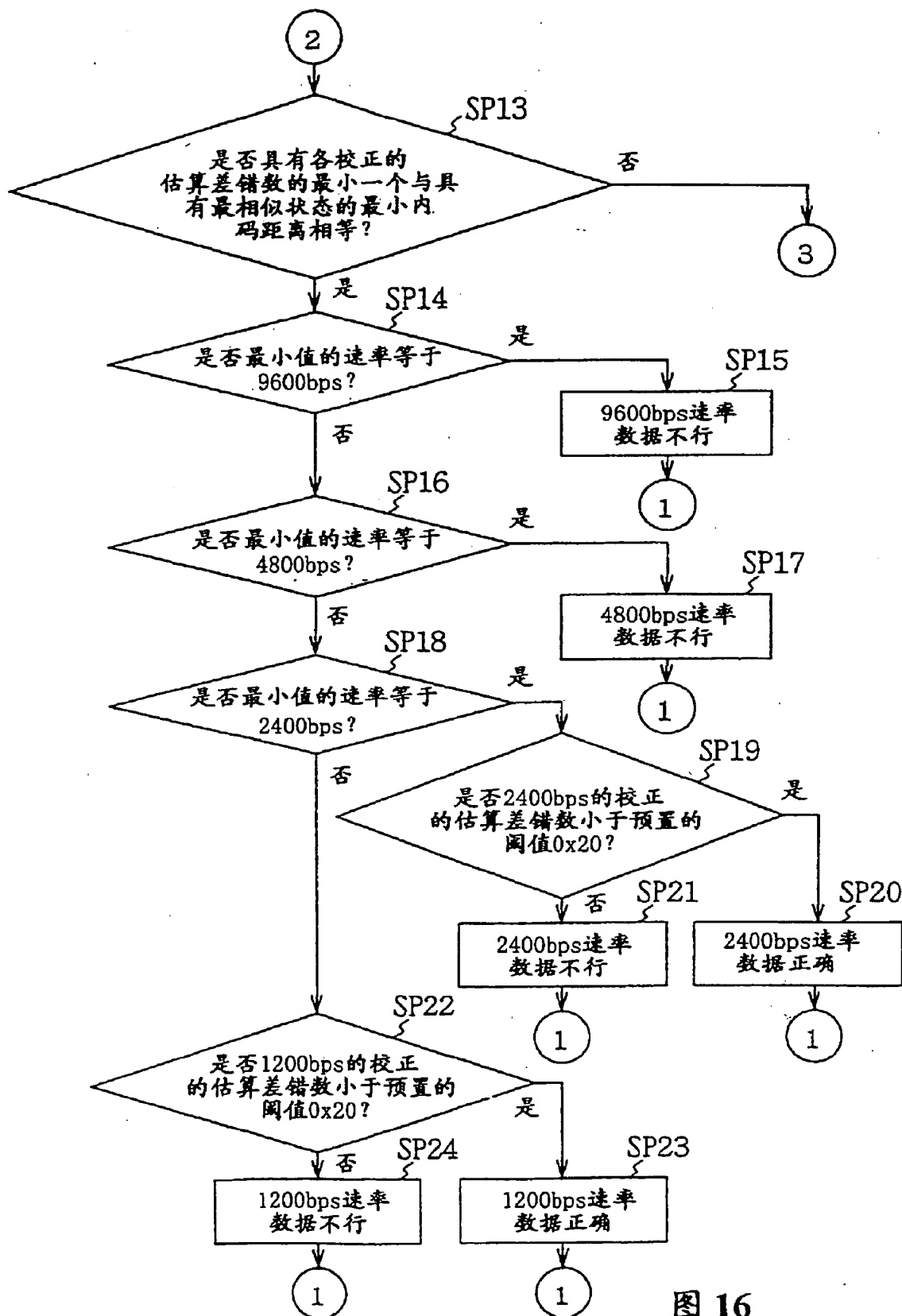
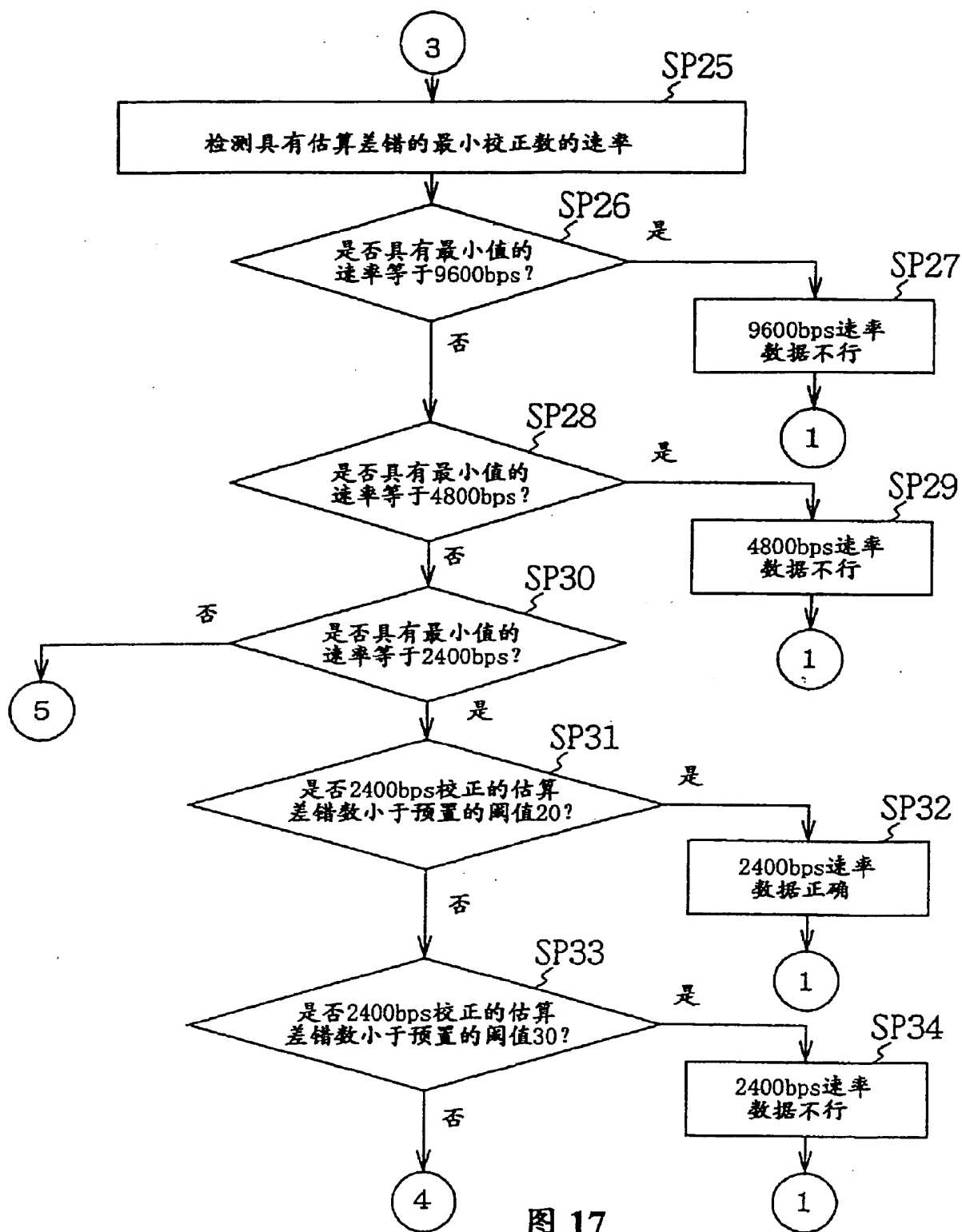


图 16



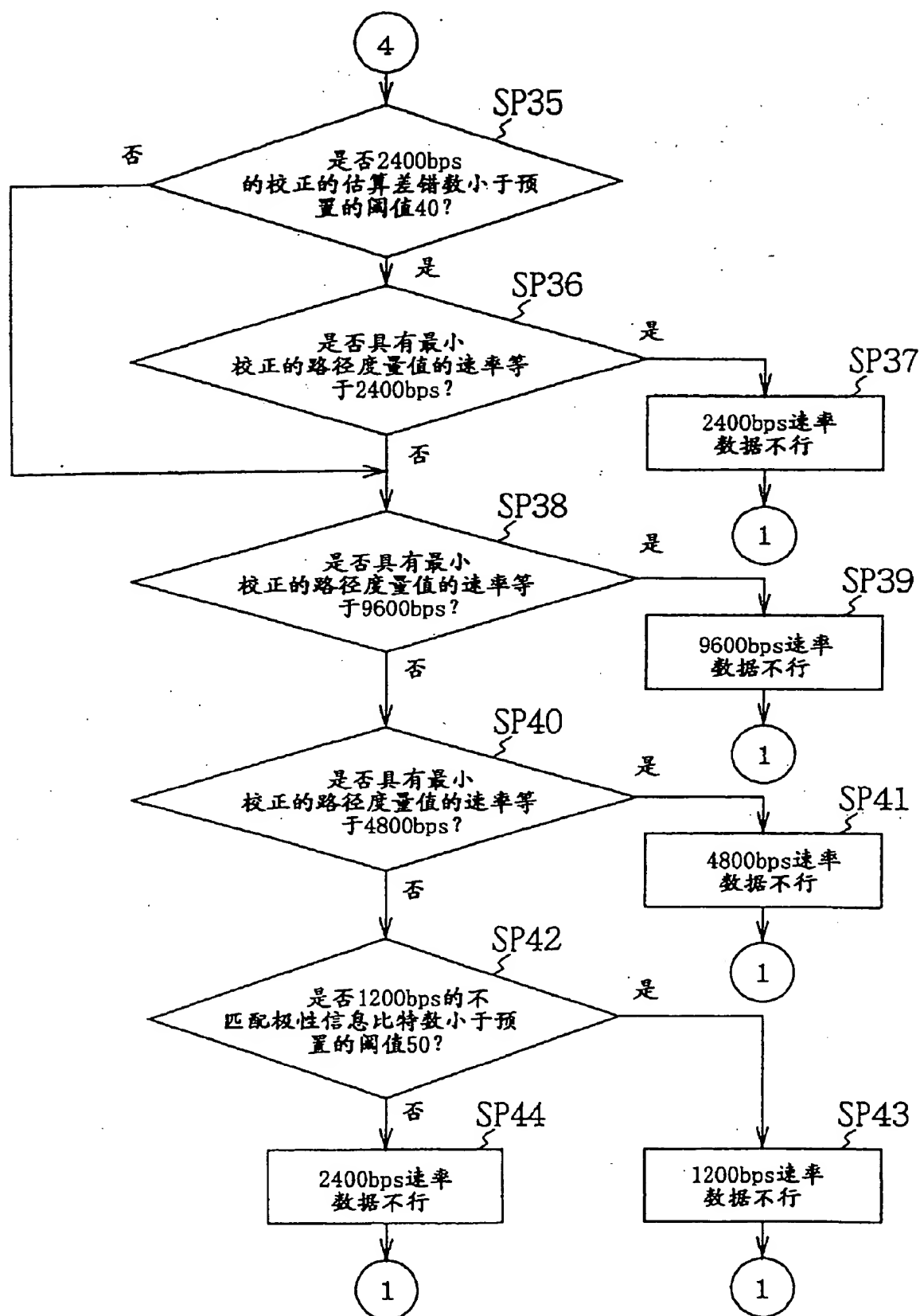


图 18

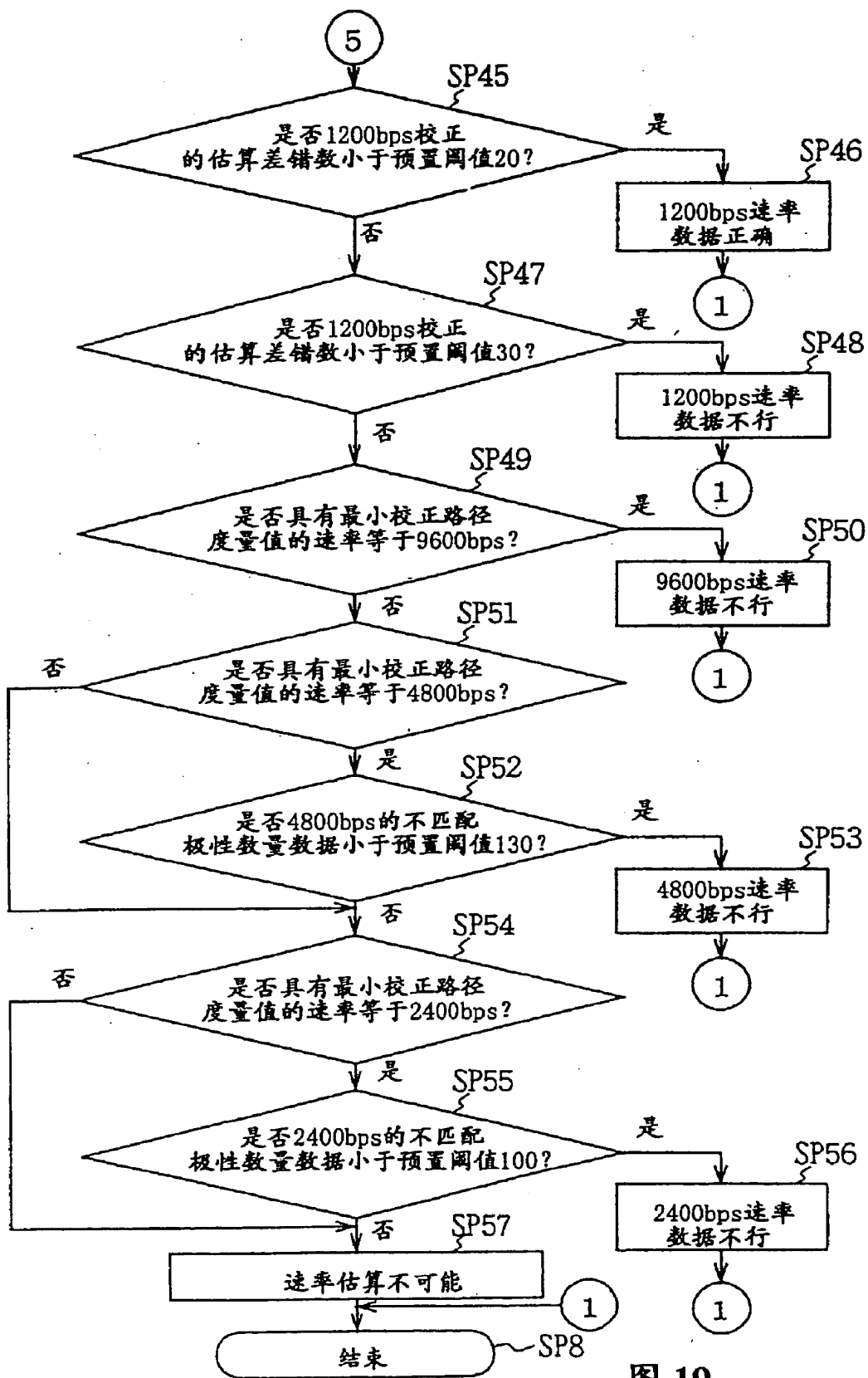


图 19